

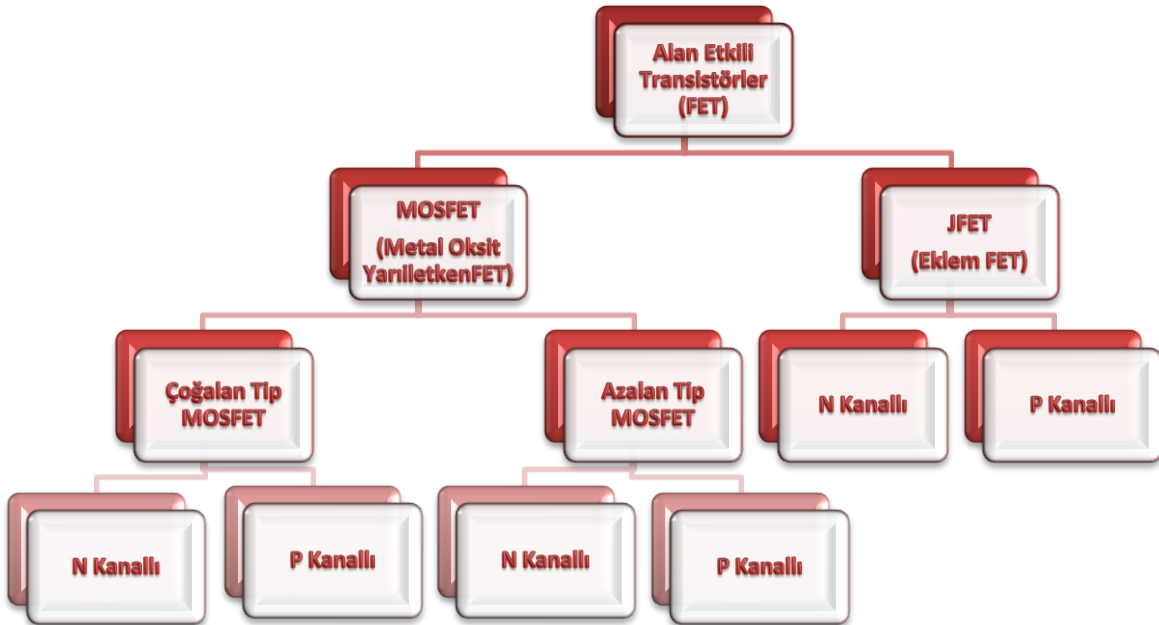
## DENEY 5 - ALAN ETKİLİ TRANSİSTÖR(FET- Field Effect Transistor)

### 5.1. DENEYİN AMACI

Bu deneyde alan etkili transistörlerin DC ve AC akım-gerilim karakteristikleri incelenecektir.

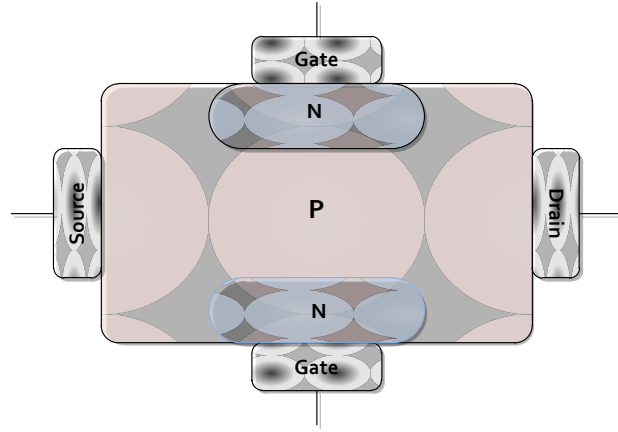
### 5.2. TEORİK BİLGİ

Alan etkili transistörler(FET)ler alan etkili transistörlerdir. İletimde ya elektronlar yada boşluklar kullanılır, bu yüzden FET'ler tek kutuplu devre elemanlarıdır. Akım source(kaynak)-oluk(drain) doğrultusunda akar, ve geçit(gate)'e uygulanan gerilim ile orantılıdır. Alan etkili transistörler eklem alan etkili transistör(JFET) ve metal oksit yarı iletken alan etkili transistör(MOSFET) olmak üzere 2 ana gruba ayrılır.



#### 5.2.1. Eklem Alan Etkili Transistör

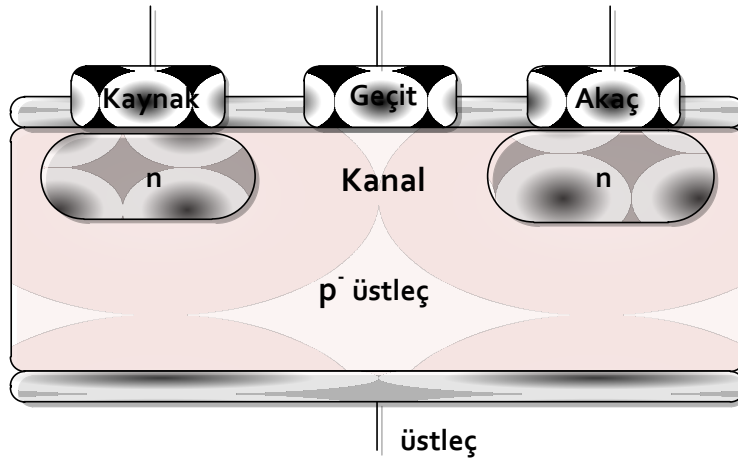
Eklem alan etkili transistörler n-kanallı ve p-kanallı olmak üzere ikiye ayrılır, çalışma prensipleri benzerdir. Kaynakla oluk arasındaki akım geçite uygulanan gerilimle kontrol edilir. JFET transistörün basitleştirilmiş yapısı Şekil 5.1'de gösterilmiştir.



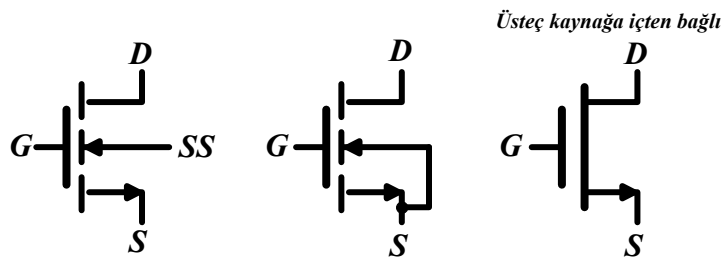
Şekil 5.1 JFET Transistörün Basitleştirilmiş Yapısı

### 5.2.2. Metal Oksit Alan Etkili Transistör

N kanallı çoğalan tip MOSFET'in yapısı Şekil 5.2'de gösterilmiştir. Bu MOSFET'te kaynak ile akaç arasında fiziksel bir bağlantı yoktur. Elektrik iletimi Geçite gerilim uygulandığında kanal bölgesine toplanan elektronlar sayesinde sağlanır. Yani geçite gerilim uygulanmazsa, kaynaktan akaça akım akmaz.



Şekil 5.2 n Kanallı Çoğalan Mod NMOS Transistörün Yapısı



Şekil 5.3 n Kanallı Çoğalan Mod NMOS Transistörün Devre Sembölü

MOSFETler 3 bölgede çalışabilirler: kesim, doyum ve lineer bölge. Eğer MOSFET yükselteç olarak kullanılacaksa, doyum bölgesinde çalıştırılmalıdır. Bunun için G-S uçlarına uygulanan gerilim( $V_{GS}$ ) eşik geriliminden( $V_{Th}$ ) ve D-S uçlarına uygulanan( $V_{DS}$ ) gerilimi  $V_{GS}-V_{Th}$  değerinden büyük olmalıdır. Eğer NMOS doyum bölgesinde çalışırsa, akaç akımı,  $I_D$

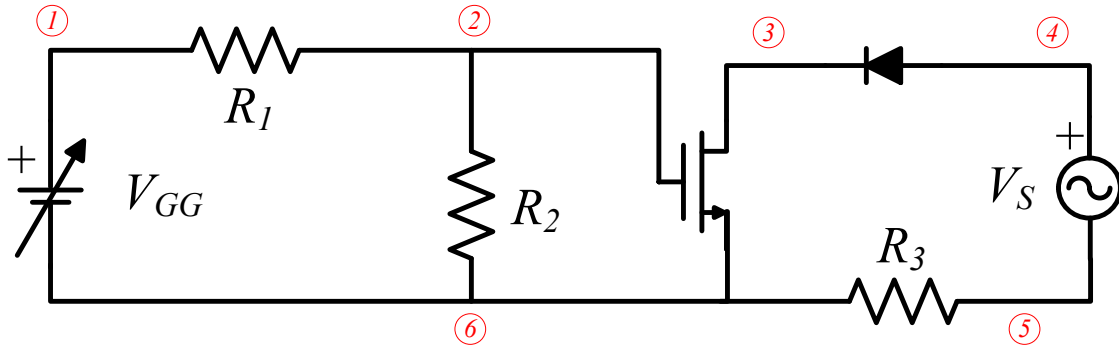
$$i_D(sat) = k_n(v_{GS} - V_T)^2$$

veya

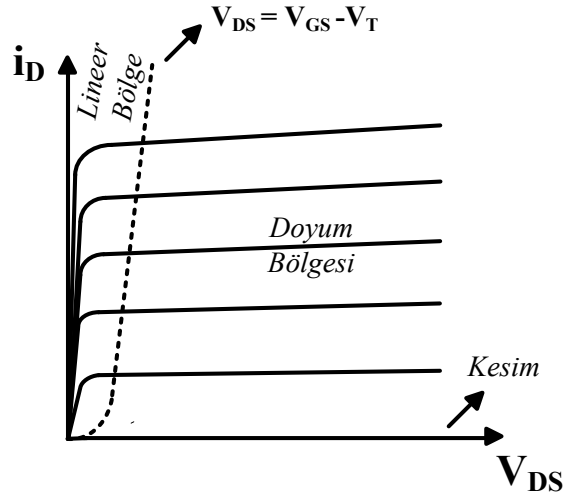
$$i_D(sat) = k_n(v_{GS} - V_T)^2(1 + \lambda v_{DS})$$

$$k_n = \frac{k'}{2} \left( \frac{W}{L} \right)$$

NMOS ortak-kaynak devresinin  $I_D-V_{DS}$  karakteristiğini Şekil 5.4'deki devreyi kullanarak elde edebiliriz.



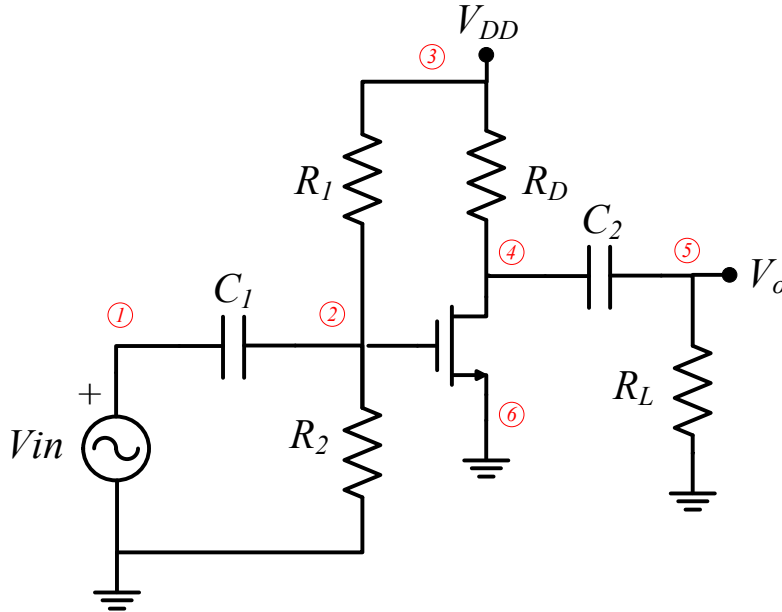
Şekil 5.4 NMOS Transistörün  $I_D-V_{DS}$  karakteristiğinin elde edileceği devre



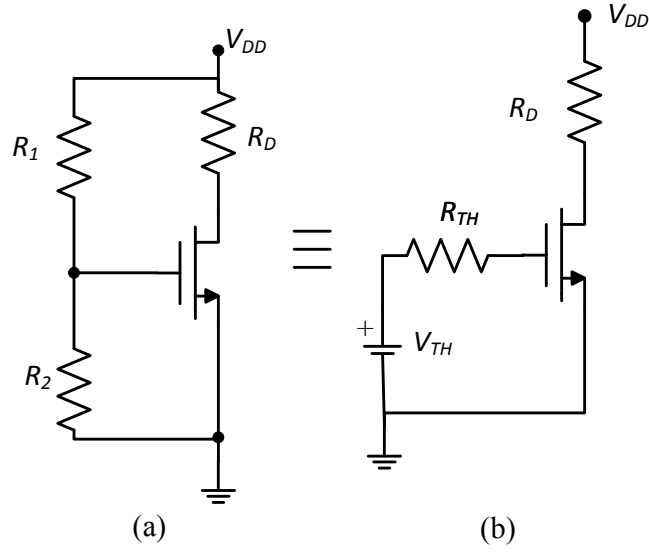
Şekil 5.5 N Kanallı Çoğalan Tip MOSFET'in Akım-Gerilim Karakteristiği

### 5.2.2.1 DC Analiz

NMOS transistörlerin 3 tip beslemesi vardır: ortak kaynak, ortak akaç, ve ortak geçit. Bu deneyde ortak kaynak tip incelenecektir. Şekil 5.6'te ortak kaynak NMOS transistörlü yükselteç devresi verilmiştir.  $C_1$  ve  $C_2$  bağlaşım kapasiteleridir ve DC analizde açık devre olarak gösterilirler. Yükseltecin DC eşdeğer devresi Şekil 5.7(a)'da gösterilmiştir.



Şekil 5.6 Ortak-Kaynak Yükselteç Devresi



**Şekil 5.7 Ortak Kaynak Yükseltecinin DC Eşdeğer Devresi**

Şekil 5.7(a)'daki devrede, NMOS'un kapısı ve toprak arasında Thevenin Kuramını uygularsa, Şekil 5.7(b)'deki Thevenin eşdeğer devresini elde ederiz. Bu durumda Thevenin gerilimi,  $V_{TH}$ , ve Thevenin direnci,  $R_{TH}$ ;

$$V_{TH} = \frac{R_2}{R_1 + R_2} V_{DD}$$

$$R_{TH} = R_1 // R_2$$

Çalışma noktasındaki geçit-kaynak gerilimi,  $V_{GSQ}$ ,  $V_{TH}$ 'ye eşittir ve çalışma noktasındaki akış akımı,  $I_{DQ}$

$$I_{DQ} = k_n (V_{GSQ} - V_T)^2$$

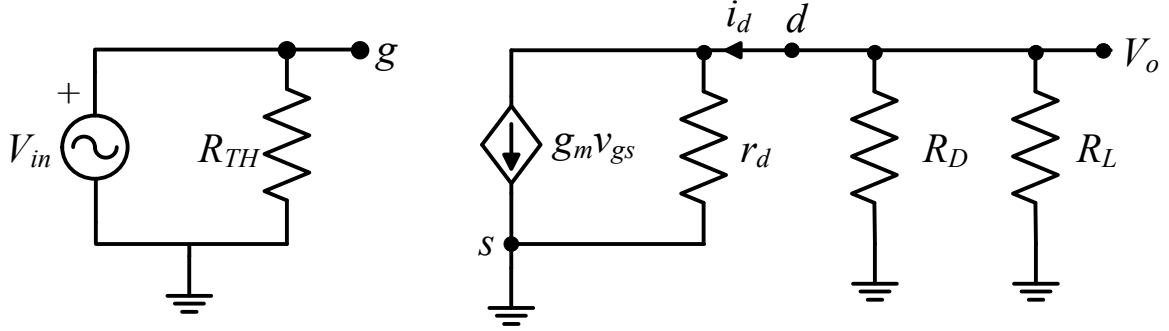
Çalışma noktasındaki akış-kaynak gerilimi,  $V_{DSQ}$ ,

$$V_{DSQ} = V_{DD} - R_D I_{DQ}$$

olarak bulunur.

### 5.2.2.2 AC Analiz

Şekil 5.7’de verilen NMOS yükselteçteki, DC gerilim kaynağını(VDD)’ sıfıra götürülür ve yerine kısa devre yerleştirilir. C1 ve C2’nin kapasite değerlerinin yeterince büyük olduğunu varsayarsak, bu kapasitelerde AC analizde kısa devre olarak görülür. NMOS transistor ün yerine AC eşdeğer devresi yerleştirilir. Ortak-kaynak NMOS yükseltecin AC eşdeğer devresi Şekil 5.8’de gösterilmiştir.



Şekil 5.8 Ortak-Kaynak Yükseltecin Küçük İşaret Eşdeğer Devresi

Yükseltecin küçük işaret gerilim kazancı,  $A_v$ ,

$$A_v = -g_m(r_d // R_D // R_L)$$

olarak hesaplanır.

### 5.2.2.3 DC ve AC Yük Doğruları

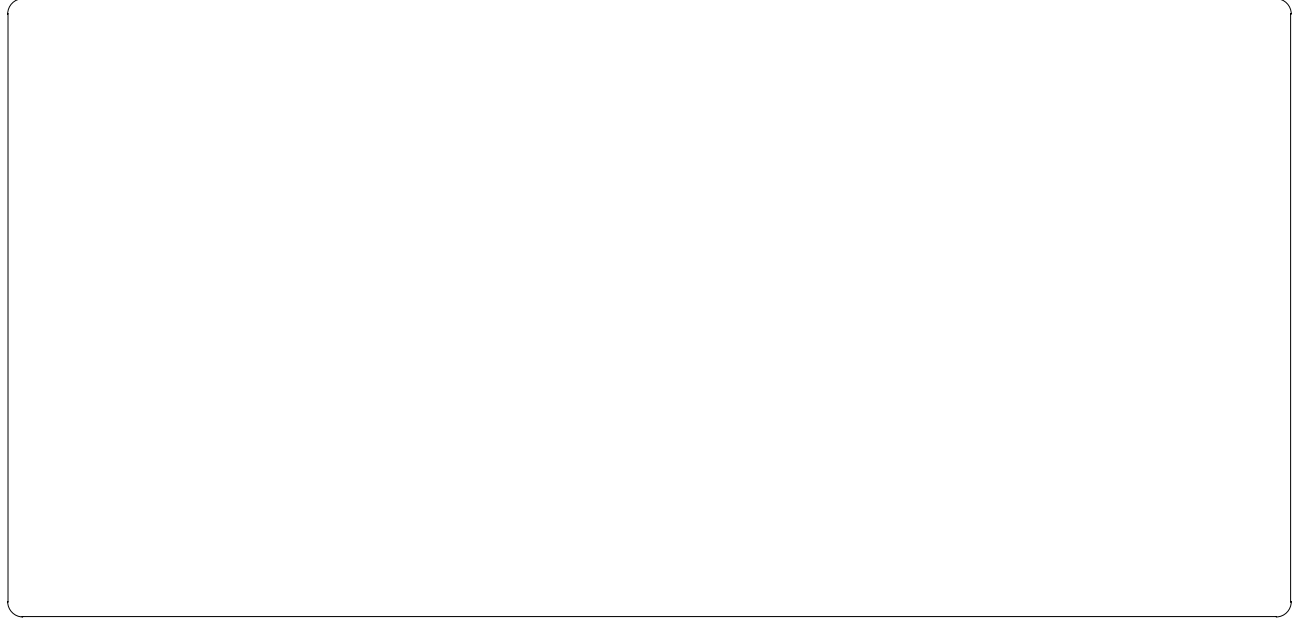
DC ve AC yük doğruları denklemleri aşağıda verilmiştir. Şekil 5.9 DC ve AC yük doğrularını  $I_D$ - $V_{DS}$  karakteristiğinin üstünde gösterilmiştir.

$$V_{DSQ} = V_{DD} - R_D I_{DQ}$$

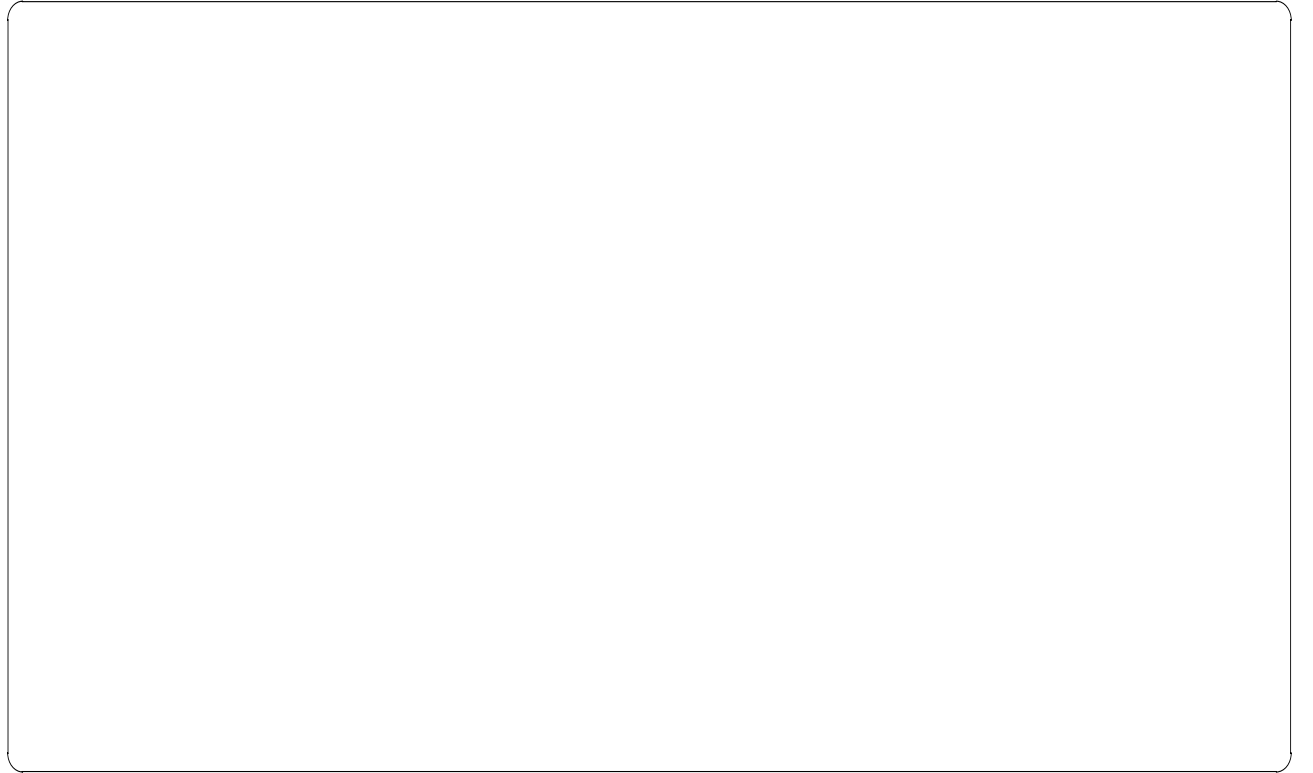
$$v_{DS} - V_{DSQ} = -(R_D // R_L)(i_D - I_{DQ})$$

$$\frac{V_{DD}}{R_D}$$





**5.3.3** Şekil 5.6'deki devrenin küçük işaret kazancını hesaplayınız.



**5.3.4** Şekil 5.6'deki devrenin PSpice analizini yapınız ve  $V_{GSQ}$ ,  $I_{DQ}$  ve  $V_{DSQ}$ 'yu elde ediniz. Giriş ve çıkış dalga formlarını zamana göre çiziniz.



## NETLIST

---

---

---

---

---

---

---

---

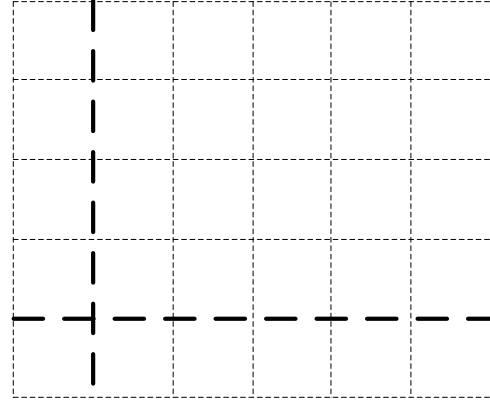
---

---

$$V_{GSQ} =$$

$$I_{DQ} =$$

$$V_{DSQ} =$$



(Y) Volts/div=0.5m (X) Volts/div=2 Time/div=---

## 5.4 İŞLEM BASAMAKLARI

### 5.4.1 Deneyde Kullanılacak Malzemeler

**Direnç** : 100  $\Omega$ , 2 x 10 k $\Omega$ , 2 x 15 k $\Omega$ , 2 x 1 M $\Omega$   
**Kapasite** : 2 x 1  $\mu$ F  
**NMOS** : CD4007

#### Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard,

### **DİKKAT!**

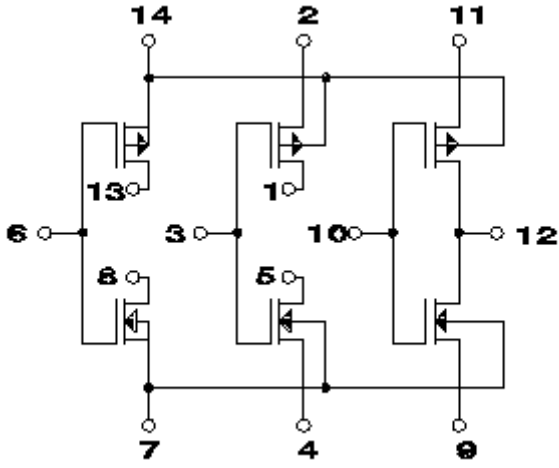
FET'ler çalıştırılırken ve kapatılırken aşağıdaki yönerge izlenmelidir:

#### **Çalıştırırken:**

1. DC güç kaynağını açınız.
2. Sinyal jeneratörünü açınız

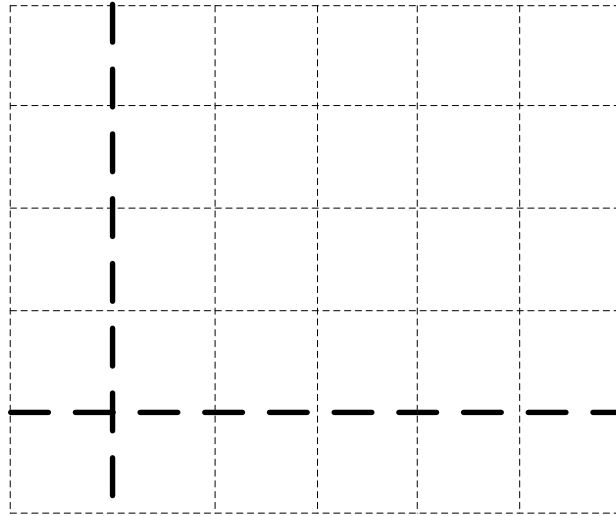
#### **Kapatırken:**

1. Sinyal jeneratörünü kapatınız.
2. Dc güç kaynağını kapatınız.



Şekil 5.10 CD 4007 Entegresinin Bacak numaraları

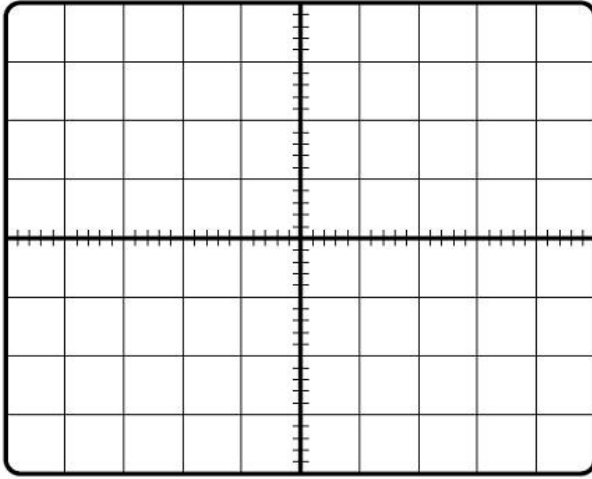
5.4.2 Şekil 5.4'deki devreyi kurunuz.  $I_D$ - $V_{DS}$  karakteristiğini elde ediniz.  $V_s=400\sin(2\pi 1000t)$  V,  $R_1=15$  k $\Omega$ ,  $R_2=15$  k $\Omega$ ,  $R_3=100$   $\Omega$  ve  $V_{GG} = 5$  V, 6 V, 7 V ve 8V.



(Y) Volts/div=0.5m (X) Volts/div=2 Time/div=

5.4.3 Şekil 5.6'deki devreyi kurunuz.  $V_{GSQ}$ ,  $I_{DQ}$  ve  $V_{DSQ}$ 'yu hesaplayınız.  $C_1 = C_2 = 1$   $\mu$ F,  $R_1 = R_2 = 1$  M $\Omega$ ,  $R_D = R_L = 10$  k $\Omega$ ,  $V_{DD} = 5$  V, ve  $V_{in} = 0.02\sin(2\pi 1000t)$ .

- $V_{GSQ}$ ,  $I_{DQ}$  ve  $V_{DSQ}$ 'yu ölçünüz.
- Giriş ve çıkış dalga formlarını gözlemleyiniz.
- $A_V$ 'yi ve çıkıştaki **maximum symmetrical** bulunuz.



(Y) Volts/div=    (X) Volts/div=    Time/div=

---

$$V_{GSQ} =$$

$$I_{DQ} =$$

$$V_{DSQ} =$$

$$A_v =$$

$$V_{O-p(max)} =$$

## 5.5 SONUÇ

5.5.1 Ön çalışma sonuçları ile deney sonuçlarını karşılaştırınız. Farklar varsa nedenini açıklayınız.

## DENEY 7 – AKIM KAYNAKLARI VE AKTİF YÜKLER

### 7.1 DENEYİN AMACI

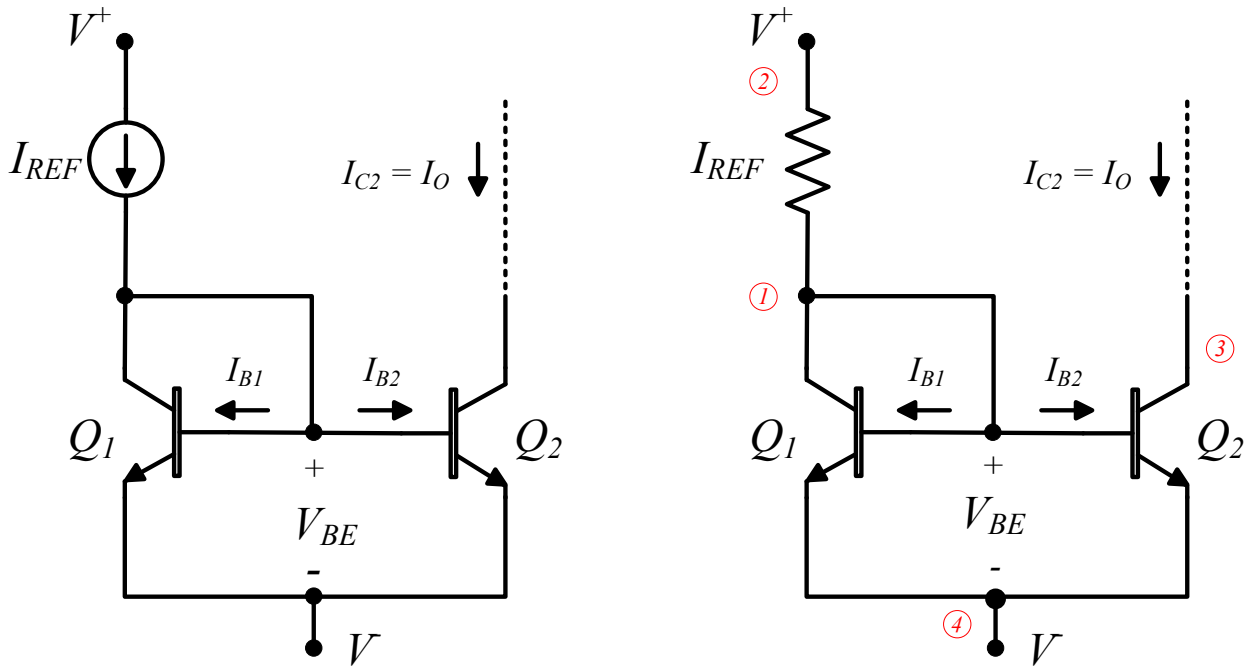
Bu deneyde kuvvetlendirici devrelerde kullanılan entegre devre beslemesi ve aktif yük olarak kullanılabilen akım kaynakları incelenecektir.

### 7.2 TEORİK BİLGİ

Sabit akım kaynakları entegre transistörleri beslemek için sıkça kullanılır. Ayrıca bu devreler kuvvetlendiricilerde aktif yük olarak da kullanılabilir. Sabit akım devreleri BJT ve FET devrelerinde toplayıcı ve akaç dirençlerinin yerini almıştır. Dirençler yerine aktif yüklerin kullanılması daha yüksek küçük-ışaret kazancı elde edilmesini sağlamıştır.

#### 7.2.1 Temel İki Transistörlü BJT Akım Kaynağı

Temel iki transistörlü BJT akım kaynağı(Akım Aynası Devresi) devresi Şekil 7.1’de gösterilmiştir. Bu devre taban ve yayıcı terminaleri birbirine bağlı iki eş transistör den oluşur. Bu mimariden dolayı iki transistörün B-E gerilimi birbirine eşittir.  $Q_1$  transistörünün toplayıcı ve taban terminaleri birbirine bağlı olduğu için  $Q_1$  transistörün ileri beslemesidir ve diyot gibi davranır.



Şekil 7.1 Temel İki Transistörlü BJT Akım Kaynağı

Transistörler eş ve B-E gerilimleri eşit olduğu için,  $I_{B1}$  ve  $I_{B2}$ ,  $I_{C1}$  ve  $I_{C2}$  akımları birbirine eşittir. Bu durumda ideal çıkış akımı,

$$I_o = I_{C2} = \frac{I_{REF}}{1 + \frac{2}{\beta}}$$

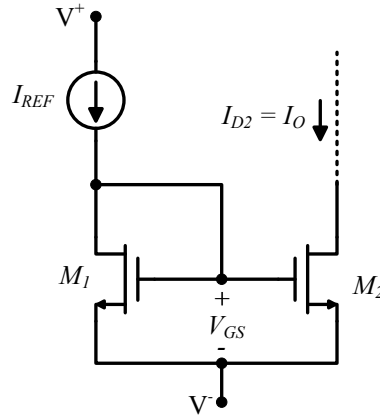
ve referans akımı da

$$I_{REF} = \frac{V^+ - V_{BE} - V^-}{R_1}$$

olarak hesaplanır

### 7.2.2 Temel İki Transistörlü MOSFET Akım Kaynağı

Temel iki-transistörlü NMOS akım kaynağı iki tane eş NMOS transistörlerden oluşur. Bu transistörlerin geçit ve kaynak terminalleri birbirine bağlıdır. Bu yapıdan dolayı iki transistor ün G-S gerilimleri birbirine eşittir. Temel iki transistörlü NMOS akım kaynağının devre şeması Şekil 7.2’de gösterilmiştir. M1 transistörünün akaç ve kaynak terminalleri birbirine bağlı olduğu için bu transistör her zaman doyum bölgesinde beslemededir.



Şekil 7.2 Temel İki-Transistörlü NMOS Akım Kaynağı

$\lambda'$ 'nin sıfır olduğunu varsayarsak, G-S gerilimi

$$V_{GS} = V_{T1} + \sqrt{\frac{I_{REF}}{k_{n1}}}$$

olarak hesaplanır. Çıkış akımı ise

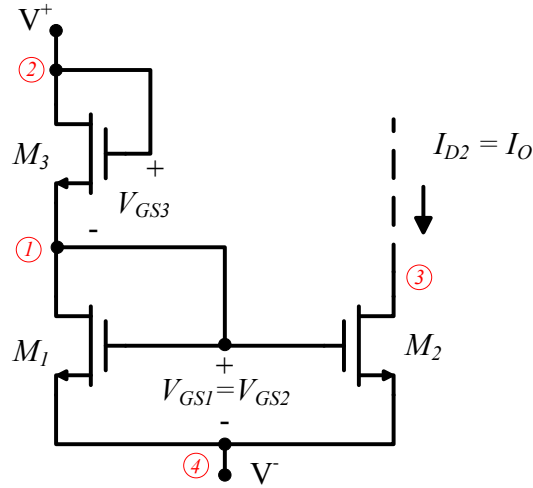
$$I_o = k_{n2} \left( \sqrt{\frac{I_{REF}}{k_{n1}}} + V_{T1} - V_{T2} \right)^2$$

M<sub>1</sub> ve M<sub>2</sub> transistörleri eş olduğu için V<sub>TN1</sub> ve V<sub>TN2</sub>, k<sub>n1</sub> ve k<sub>n2</sub> birbirine eşit olur. Çıkış akımı ise

$$I_o = I_{REF}$$

olur.

Referans akımını belirlemek için devreye bir transistör daha eklenebilir. Temel üç-transistörlü akım kaynağının devre şeması Şekil 7.3’te gösterilmiştir.



Şekil 7.3 Temel Üç-Transistörlü NMOS Akım Kaynağı

$\lambda'$ 'nin sıfır olduğunu varsayarsak,  $M_2$  transistörünün G-S gerilimi

$$V_{GS2} = V_{GS1} = \frac{\sqrt{\frac{k_{n3}}{k_{n1}}}}{1 + \sqrt{\frac{k_{n3}}{k_{n1}}}} (V^+ - V^-) + \frac{\left(1 - \sqrt{\frac{k_{n3}}{k_{n1}}}\right)}{\left(1 + \sqrt{\frac{k_{n3}}{k_{n1}}}\right)} V_{TN}$$

olarak bulunur. Çıkış akımı ise

$$I_o = I_{D2} = k_{n2} (V_{GS2} - V_{TN})^2$$

olarak hesaplanır.

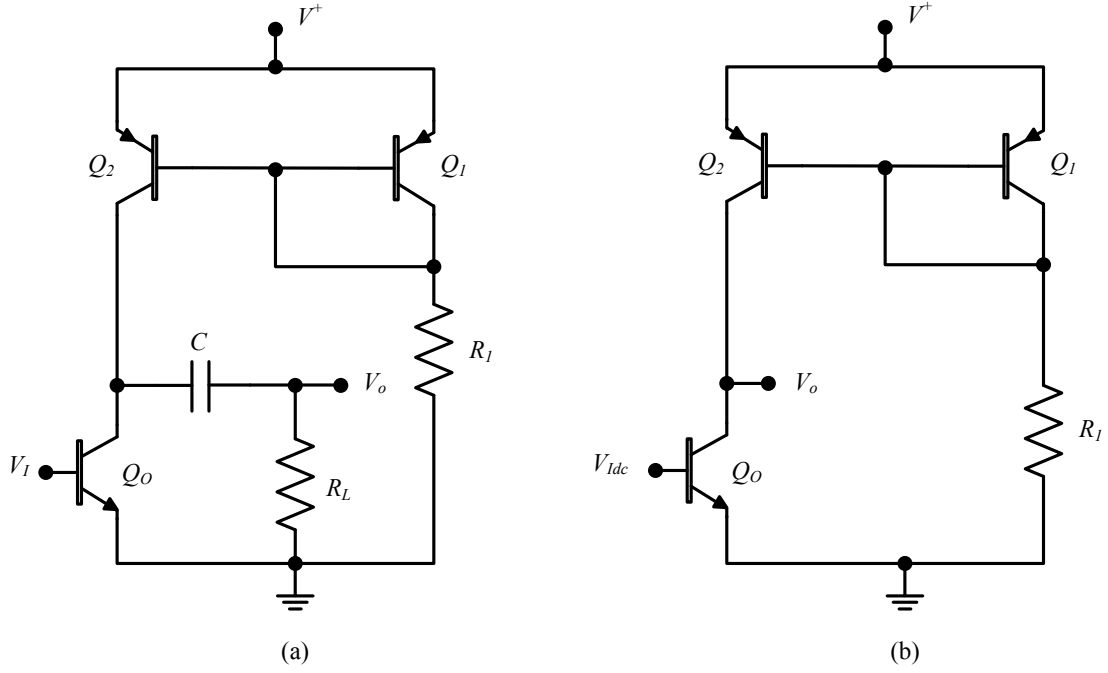
### 7.2.3 BJT Aktif Yük Devresi

BJT aktif yük devresi şekil 7.42te gösterilmiştir. Giriş gerilim kaynağı  $Q_0$  transistörünü besleyen DC bileşen ve AC giriş sinyalinden oluşur.

DC Analiz: DC analizde kapasiteler açık devre gibi davranır. Eğer bütün AC kaynakları sıfıra eşitlersek Şekil 7.4(b)'deki devreyi elde ederiz.  $Q_1$  ve  $Q_2$  transistörleri eş ise, çalışma noktasındaki C-E gerilimi

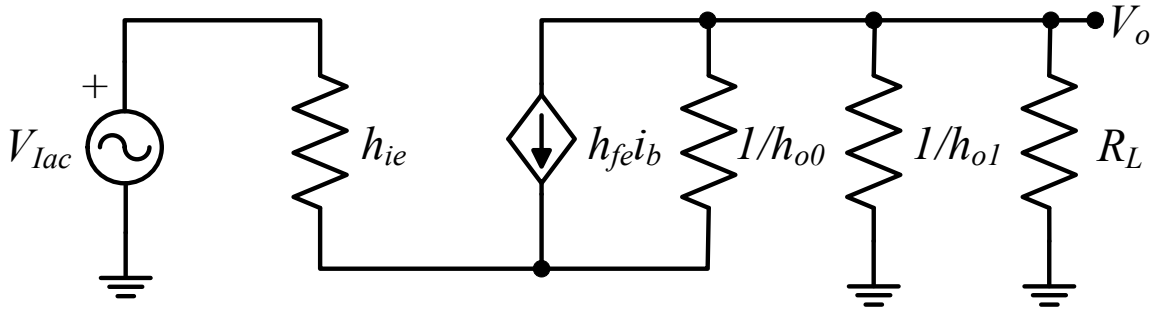
$$V_{CEQ} = \frac{V_{AN} V_{AP}}{V_{AN} + V_{AP}} \left( 1 - \frac{I_S e^{V_{Idc}/\phi_T}}{I_{REF}} \right) + \frac{V_{AN}}{V_{AN} + V_{AP}} (V^+ - V_{BE2})$$

Yukarıdaki eşitlik  $Q_0$  ve  $Q_2$ 'nin beslemeleri ileri aktif bölgede olduğu sürece geçerlidir.



Şekil 7.4 (a) BJT Aktif Yük Devresi, (b) DC Eşdeğer Devresi

AC Analiz: AC analiz yaparken kapasitelerinin kapasite değerlerinin yeterince büyük olduğunu kabul edeceğiz, böylece devrede kapasiteleri kısa devre olarak göstereceğiz. Bütün DC kaynakları sıfıra götürüp, devrede yerlerine kısa devre konur. Transistörlerin yerine de kısa işaret model yerleştirilir. Devrenin, küçük işaret devre eşdeğer devresi Şekil 7.5'te gösterilmiştir.



Şekil 7.5 BJT Aktif Yük Devresi Küçük İşaret Devresi

BJT aktif yük devresinin küçük işaret gerilim kazancı

$$A_V = \frac{V_o}{V_{Iac}} = \frac{-h_{fe}}{h_{ie1}} = \left( \frac{1}{h_{o0}} // \frac{1}{h_{o2}} // R_L \right)$$

olarak hesaplanır.

#### 7.2.4 MOSFET Aktif Yük Devresi

MOSFET aktif yük devresi Şekil 7.6'da gösterilmiştir.??? Giriş gerilim kaynağı,  $V_i$ ,  $M_o$  transistörünü besleyen DC bileşen ve AC giriş sinyalinin oluşur.

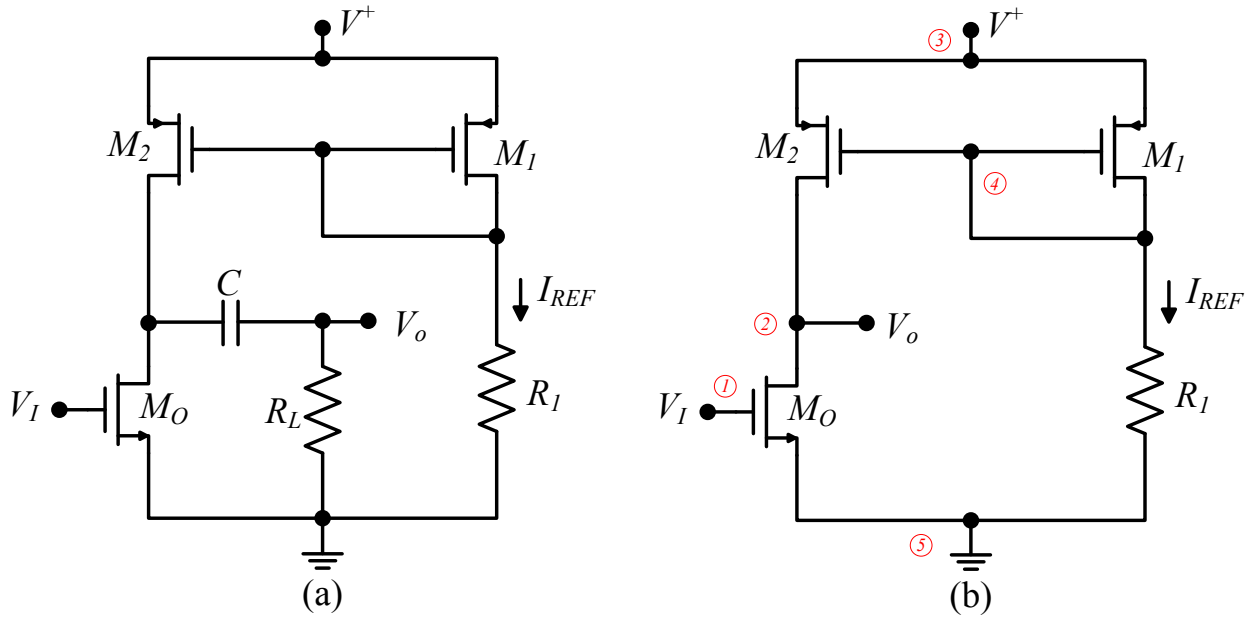


DC Analiz: DC analizde kapasiteler açık devre gibi davranır. Bütün AC kaynaklar sıfıra götürülür. DC eşdeğer devresi Şekil 7.6'da gösterilmiştir.

$M_1$  ve  $M_2$  transistörleri eş transistörler ise,  $\lambda_1 = \lambda_2 = \lambda_p$ ,  $V_{TP1} = V_{TP2} = V_p$  ve  $k_{p1} = k_{p2} = k_p$  olur. Çalışma noktasındaki D-S gerilimi

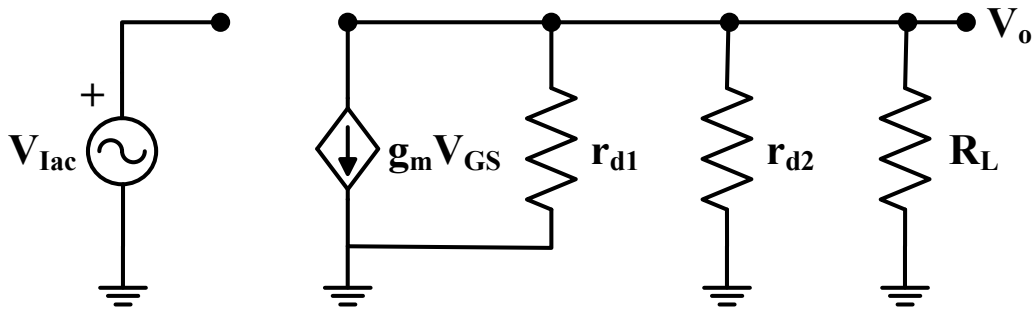
$$V_{DSQ} = \frac{1 + \lambda_p(V^+ - V_{SG})}{\lambda_n + \lambda_p} - \frac{k_n(V_{Idc} - V_{TN})^2}{I_{REF}(\lambda_n + \lambda_p)}$$

olarak hesaplanır.



Şekil 7.6 (a) MOSFET Aktif Yük Devresi, (b) DC Eşdeğer Devresi

**AC Analiz:** Kapasitelerin kapasite değerlerinin yeterince büyük olduğunu kabul edilir, böylece AC analizde kısa devre gibi davranır. Bütün Dc kaynaklar sıfıra götürülüp devrede kısa devre olarak gösterilir. Transistörlerin eşdeğer devresi de devrenin içine yerleştirilirse, devrenin küçük işaret eşdeğer devresi elde edilir. Küçük işaret eşdeğer devresi Şekil 7.7'de gösterilmiştir.



Şekil 7.7 MOSFET Aktif Yük Devresinin Küçük İşaret Eşdeğer Devresi

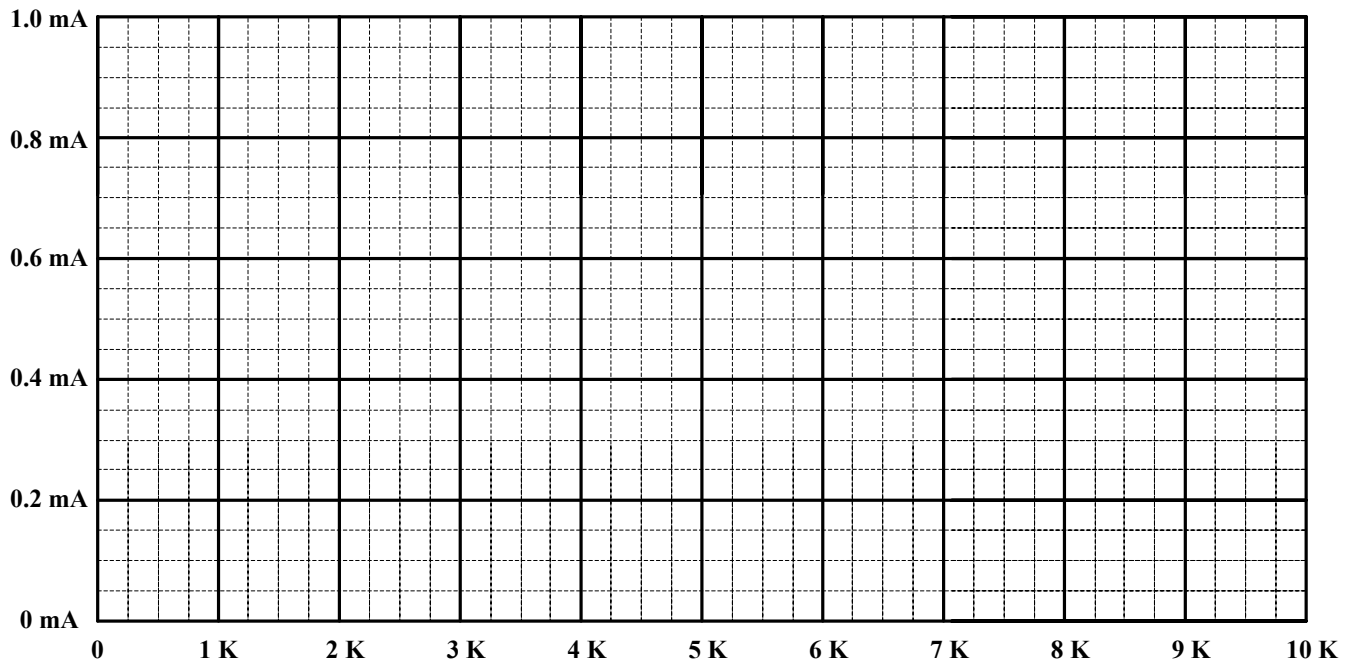
MOSFET aktif yük devresinin küçük işaret gerilim kazancı

$$A_V = \frac{V_o}{V_{Iac}} = -g_m(r_{d1} // r_{d2} // R_L)$$

### 7.3 ÖN ÇALIŞMA

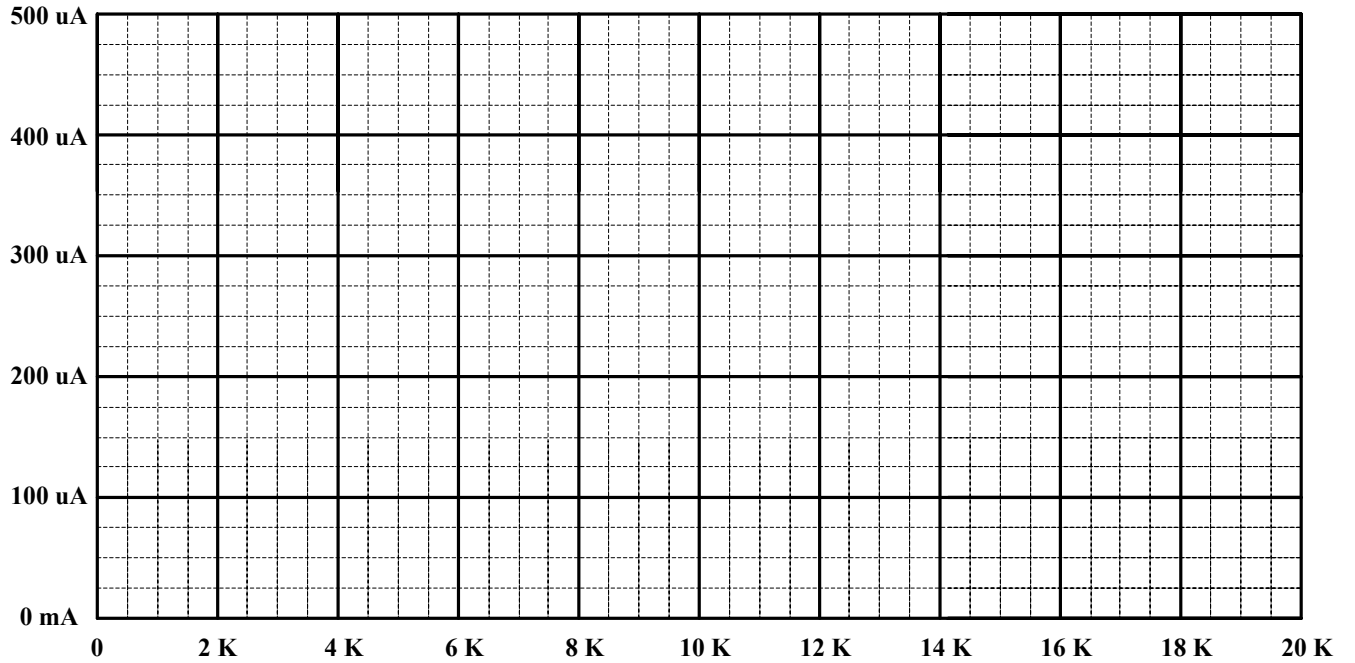
7.3.1 Şekil 7.1’de,  $I_{REF}$  ve  $I_O$ ’yu hesaplayınız ve PSpice analizini yapınız. ( ayarlanabilir direnç  $0 < R_L < 10k\Omega$ ,  $V_+ = 5V$ ,  $V_- = 0V$ ).

	<p>NETLIST</p> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/> <hr/>
--	--



7.3.2 Şekil 7.3'de,  $I_{REF}$  ve  $I_o$ 'yu hesaplayınız ve PSpice analizini yapınız.( Ayarlanabilir direnç  $0 < R_L < 30k\Omega$ ,  $V^+ = 10V$ ,  $V^- = 0V$ ).

	<b>NETLIST</b>  _____  _____  _____  _____  _____  _____  _____  _____
--	--



**7.3.3** Şekil 7.6(b)'deki devrenin PSpice analizini yapınız, küçük işaret kazancı  $A_v$ 'yi elde ediniz.  $V_{odc}$  ve  $I_{REF}$ 'i bulunuz. ( $V_{in} = 2.8 + 0.05 \sin(2\pi 100t)$  V and  $V^+ = 10$  V).

$A_v =$
$V_{Odc} =$
$I_{REF} =$

#### 7.4 İŞLEM BASAMAKLARI

##### 7.4.1 Deneyde Kullanılacak Malzemeler

**Direnç** : 1 k $\Omega$ , 2.2 k $\Omega$ , 4.7 k $\Omega$ , 6.9 k $\Omega$   
**IC** : CD4007, CA3146

##### Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard.

**7.4.2** Şekil 7.1(b)'deki devreyi kurunuz. Aşağıdaki tabloyu doldurunuz. ( $V^+ = 5$  V,  $V^- = 0$  V)

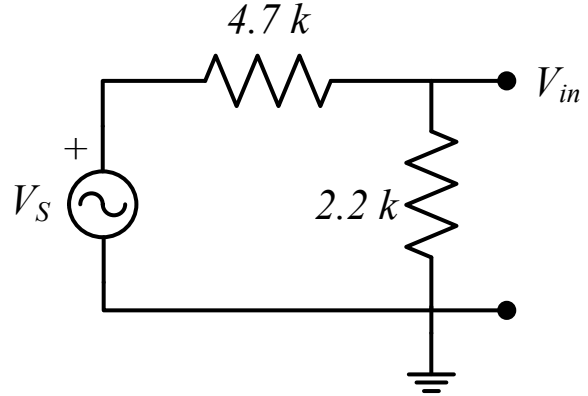
$R_L$	$I_o$	$V_{CE2}$
0		
1 k $\Omega$		
2.2 k $\Omega$		
4.7 k $\Omega$		

**7.4.3** Şekil 7.3'deki devreyi kurunuz. Aşağıdaki tabloyu doldurunuz. ( $V^+ = 5$  V,  $V^- = 0$  V)

$R_L$	$I_o$	$V_{DS2}$
0		
2.2 k $\Omega$		
4.7 k $\Omega$		
6.9 k $\Omega$		

7.4.4 Şekil 7.6(b)'deki devreyi kurunuz. Küçük işaret kazancı  $A_v$ ,  $I_{REF}$  ve  $V_{odc}$ 'yi elde ediniz.  $V_{odc}$  ve  $(V_{in} = 2.8 + 0.05\sin(2\pi 100t) \text{ V}$  and  $V^+=10 \text{ V}$ )

$A_v =$
$V_{Odc} =$
$I_{REF} =$



## 7.5 SONUÇ

7.5.1 Ön çalışma sonuçları ile deney sonuçlarını karşılaştırınız. Farklar varsa nedenlerini açıklayınız.

7.5.2 Bu deneyde ne öğrendiniz açıklayınız.

## DENEY 8 – FARK YÜKSELTEÇLERİ

### 8.1 DENEYİN AMACI

Bu deneyde fark yükselteçleri analiz edilecek ve giriş-çıkış sinyalleri incelenecektir.

### 8.2 TEORİK BİLGİ

Fark yükselteçleri birçok entegre devrelerde kullanılan bir devre türüdür. Fark yükselteçleri girişlerine uygulanan iki işaretin farkını yükseltirler. Bu devreler Op-Amp'ların da temelini oluşturur. Bu devrelerin iki girişi ve iki çıkışı vardır.

#### 8.2.1 Temel BJT Fark Yükselteçleri

BJT fark yükselteçlerinde iki eş transistör kullanılır ve bu transistörler sabit akım ile beslenir. Temel BJT fark yükselteci devresi Şekil 8.1'de gösterilmiştir.

#### DC Analiz:

İlk olarak her iki taban terminaline ortak mod gerilimi ( $V_{i_{n1}}=V_{i_{n2}}=V_{cm}$ ) uygulanır.  $I_Q$  akımı  $Q_1$  ve  $Q_2$  transistörleri tarafından eşit paylaşılır ( $Q_1$  ve  $Q_2$  eş transistörler).

$$i_{E1} = i_{E2} = \frac{I_Q}{2}$$

Taban akımlarını ihmal edersek,  $I_{C1}=I_{E1}$  ve  $I_{C2}=I_{E2}$  olur.

$$v_{C1} = V^+ - \frac{I_Q}{2} R_C = v_{C2}$$

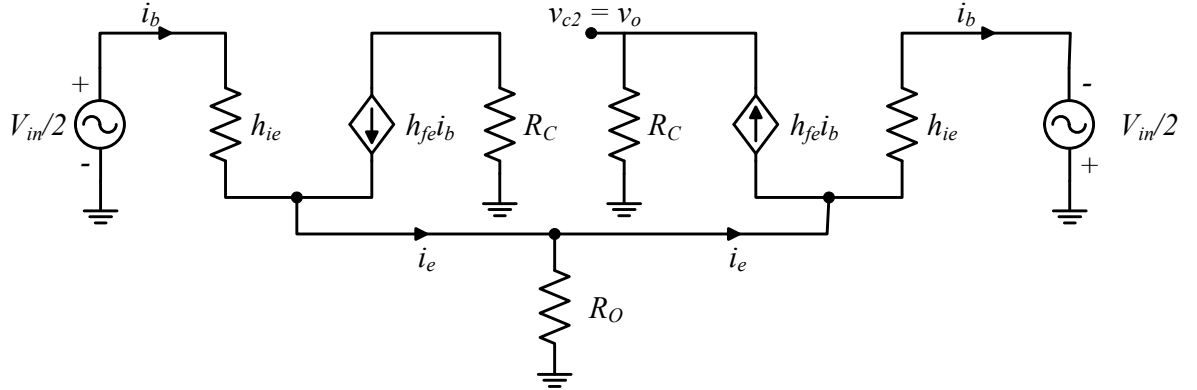
Eğer giriş işareti girişlerden birine uygulanır ve diğer giriş toprağa bağlanırsa, işlem “tek sonlandırılmalı” olarak adlandırılır. Eğer iki giriş zıt kutuplu sinyallerle beslenirse, “çift sonlandırılmalı” olarak adlandırılır.

#### AC Analiz:

- **Tek Sonlandırılmalı AC Gerilim Kazancı**

Eğer giriş işareti girişlerden birine uygulanır, diğer giriş toprağa bağlanırsa, buna “tek sonlandırılmalı” denir. Eğer iki giriş zıt kutuplu sinyallerle beslenirse, “çift sonlandırılmalı” olarak adlandırılır.

Küçük işaret eşdeğer devresini elde etmek için, bütün DC kaynaklar 0'a götürülür ve yerlerine eşdeğer kısa devre konulur. Şekil 8.2'de küçük işaret eşdeğer devresi gösterilmiştir.  $R_O$  akım kaynağının çıkış direncidir.



Şekil 8.2 BJT Fark Yükseltici Küçük İşaret Eşdeğer Devresi

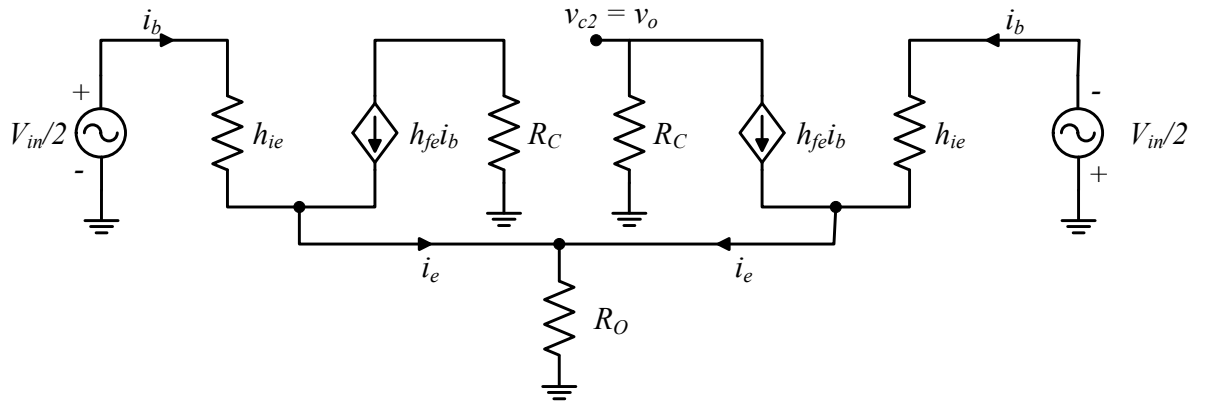
Fark kazancı

$$\frac{V_O}{V_{in}} = \frac{V_O}{V_d} = A_d = \frac{h_{fe}R_C}{2h_{ie}} = \frac{h_{fe}R_C}{2 \frac{\phi_T}{I_{BQ}}} = \frac{I_Q R_C}{4\phi_T}$$

olarak hesaplanır.

- **Ortak Mod İşlemi AC Gerilim Kazancı**

Eğer giriş işareti her iki girişide uygulanırsa, işleme ortak mod denir. Küçük işaret eşdeğer devresini elde tekme için, bütün DC kaynaklar 0'a götürülür ve yerlerine eşdeğer kısa devre konulur. Şekil 8.3'de küçük işaret eşdeğer devresi gösterilmiştir.  $R_O$  akım kaynağının çıkış direncidir.



Şekil 8.3 Ortak Giriş Sinyalli Fark Yükselticinin Küçük İşaret Eşdeğer Devresi

Ortak mod küçük işaret kazancı

$$\frac{V_O}{V_{in}} = \frac{V_O}{V_{cm}} = A_{cm} = \frac{-h_{fe}R_C}{h_{ie} + 2(1 + h_{fe})R_O}$$

olarak hesaplanır.

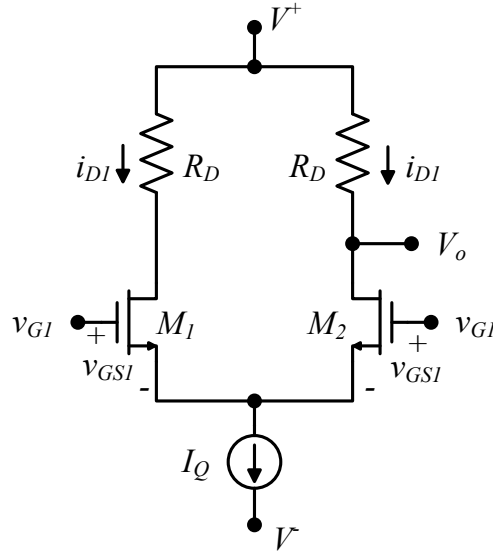
- **Ortak Mod Zayıflama Oranı**

Ortak mod Zayıflama Oranı (Common Mode Rejection Ratio-CMRR), bir fark yükseltecinin ortak mod girişimini zayıflatma yeteneğidir ve aşağıdaki gibi tanımlanır:

$$CMRR = \left| \frac{A_d}{A_{cm}} \right| \text{ or } CMRR_{dB} = 20 \log \left| \frac{A_d}{A_{cm}} \right|$$

### 8.2.2 MOSFET Fark Yükselteçleri

Şekil 8.4’de temel MOSFET fark yükselteci gösterilmiştir. M1 ve M2 transistörleri eş transistörlerdir ve her zaman doyum bölgesinde çalışırlar.



Şekil 8.4 Temel MOS Fark Yükselteci

#### DC Analiz

Küçük işaret eşdeğer devresini elde etmek için Şekil 8.4’deki DC kaynaklar ( $V_{G1} = V_{G2} = 0$ ) sıfıra götürülür ve yerine kısa devre konur.  $I_Q$  akımı M1 ve M2 transistörleri arasında eşit olarak paylaşılır.

$$I_D = I_{D1} = I_{D2} = \frac{I_Q}{2}$$

$$I_D = k_n (V_{GS} - V_T)^2$$

$$V_{GS} = V_{GS1} = V_{GS2} = V_T + \sqrt{\frac{I_D}{k_n}}$$

$$V_D = V^+ - R_D I_D$$

#### AC Analiz

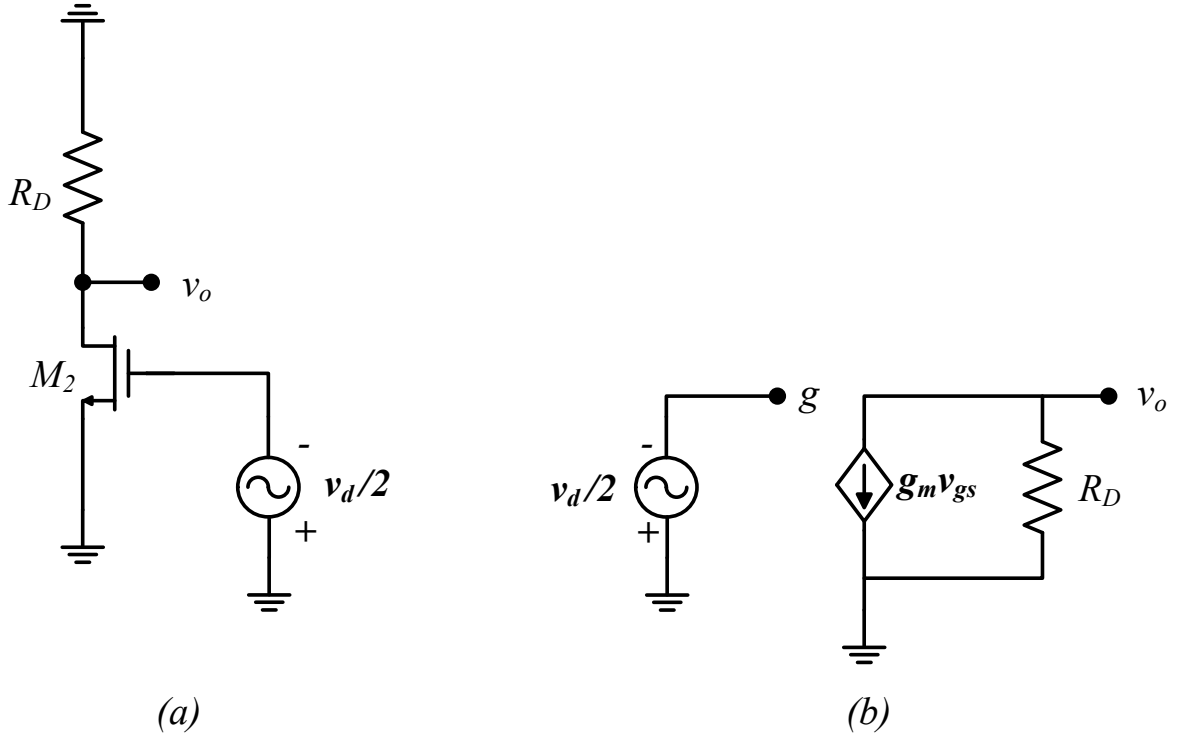
- **Tek Sonlandırılmalı AC Gerilim Kazancı**



Eğer giriş işareti girişlerden birine uygulanır, diğer giriş toprağa bağlanırsa, buna “tek sonlandırılmalı” denir. Küçük işaret eşdeğer devresini elde etmek için, bütün DC kaynaklar 0’a götürülür ve yerlerine eşdeğer kısa devre konulur. Şekil 8.5’de küçük işaret eşdeğer devresi gösterilmiştir. Fark kazancı

$$\frac{V_o}{V_d} = A_d = \frac{g_m R_{CD}}{2}$$

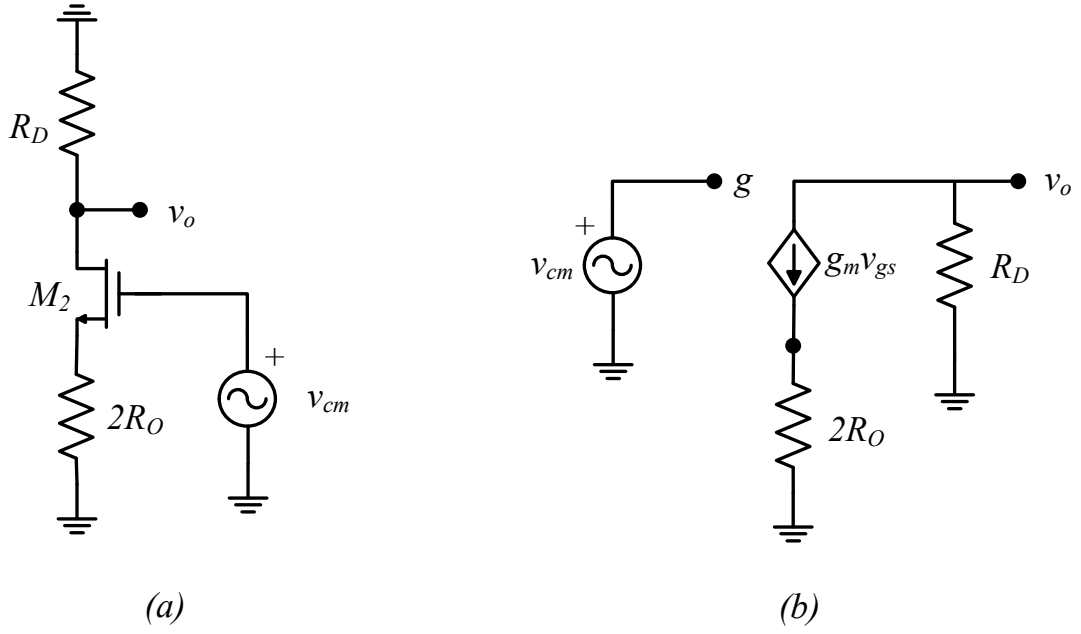
olarak bulunur.



Şekil 8.5 Fark Yükseltecinin Ortak Mod Yarım Devre Modeli

- **Ortak Mod İşlemi Gerilim Kazancı**

Eğer giriş işareti her iki girişe de uygulanırsa, işleme ortak mod denir. Küçük işaret eşdeğer devresini elde etmek için, bütün DC kaynaklar 0’a götürülür ve yerlerine eşdeğer kısa devre konulur. Şekil 8.6(a)’da ortak mod yarım devre modeli gösterilmiştir. Şekil 8.6(b)’de küçük işaret eşdeğer devresi gösterilmektedir.  $R_o$  akım kaynağının çıkış direncidir.



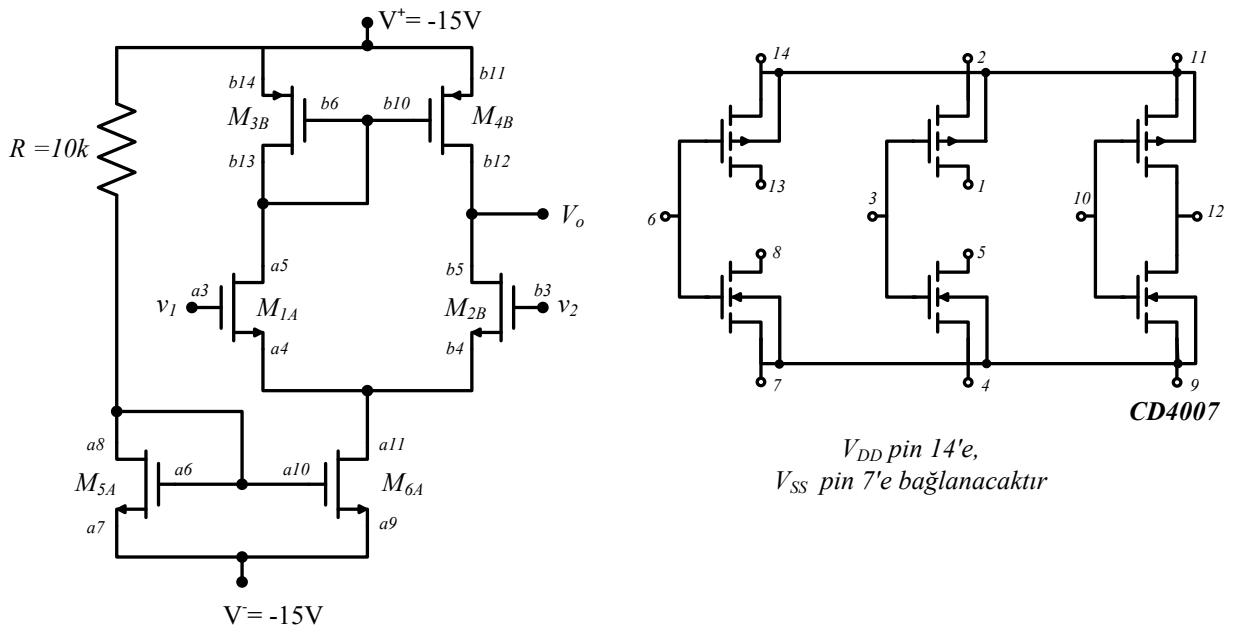
Şekil 8.6 Fark yükseltcinin Ortak Mod Yarı Devre Modeli

Ortak mod küçük işaret kazancı

$$\frac{V_o}{V_{cm}} = A_{cm} = \frac{-g_m R_C}{(1 + 2g_m R_O)}$$

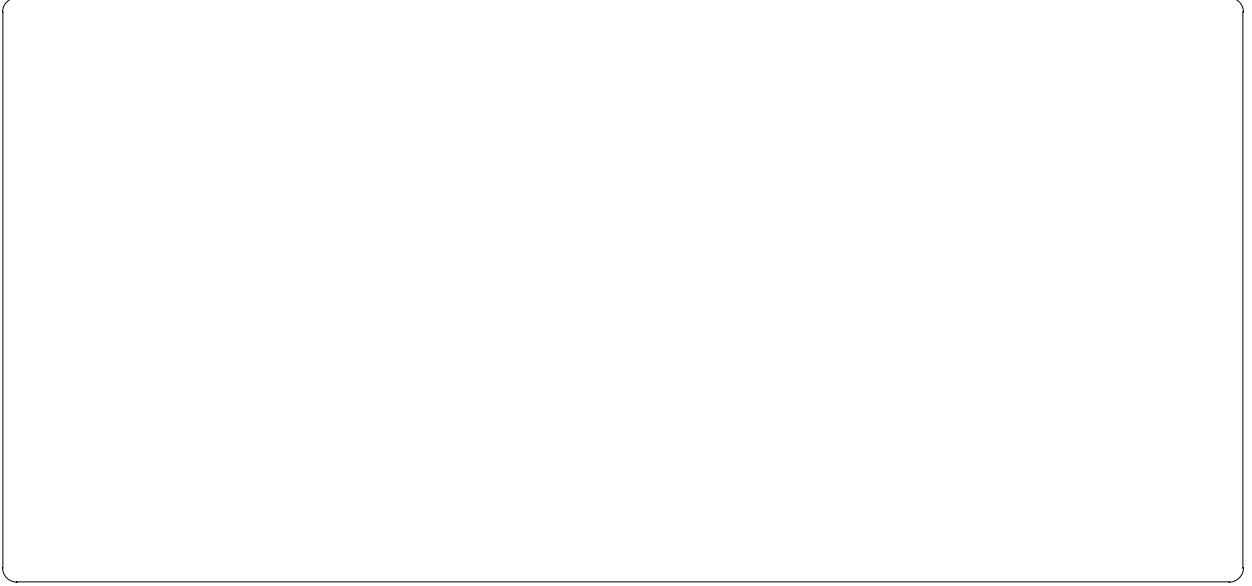
olarak hesaplanır.

### 8.3 ÖN ÇALIŞMA



Şekil 8.7 CMOS Fark Yükseltci

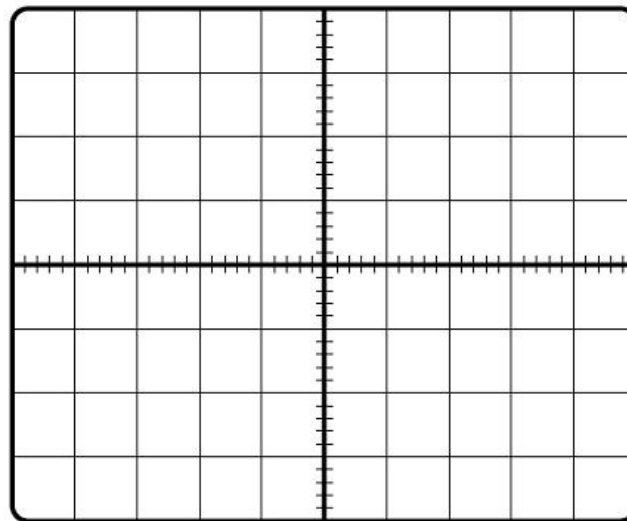
**8.3.1** Şekil 8.7 deki devre için  $A_d$ 'yi bulunuz.  $K_{n1}=K_{n2}=K_{n5}=K_{n6}=0.1 \text{ mA/V}^2$ ,  $k_{p3}=k_{p4}=0.3 \text{ mA/V}^2$  ve bütün transistörler için  $\lambda= 1V$ .  $M_{6a}$  için  $\lambda= 0.01V$



**8.3.2** Şekil 8.7'deki devrenin PSpice analizini yapınız ve  $A_d$ ,  $A_{cm}$ ,  $R_{id}$ ,  $R_{ic}$  ve  $CMRR$ 'yi bulunuz.

$A_d$	=
$A_c$	=
$R_{id}$	=
$R_{ic}$	=
$CMRR$	=

**8.3.3** Şekil 8.7'deki devrenin PSpice analizini yapınız ve gerilim transfer karakteristiğini çıkartınız.



(Y) Volts/div= (X) Volts/div= Time/div=

## 8.4 İŞLEM BASAMAKLARI

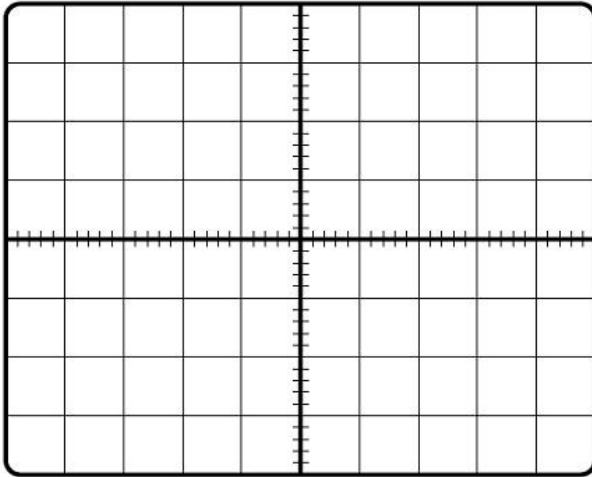
### 8.4.1 Deneyde Kullanılacak Malzemeler

**Direnç** : 10 k $\Omega$   
**NMOS** : CD4007

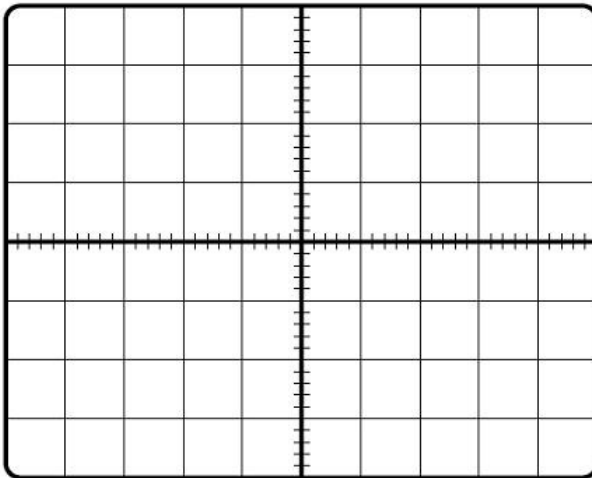
#### Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard,

**8.4.2** Şekil 8.7'deki devreyi kurunuz.  $V_1 = 0.05\sin(2\pi 100t)$  ve  $V_2 = 0$  iken  $V_o(t)$  çiziniz. Gerilim transfer karakteristiğini çiziniz.  $A_d$ 'yi bulunuz.



(Y) Volts/div= (X) Volts/div= Time/div=



(Y) Volts/div= (X) Volts/div= Time/div=

**8.4.3** Şekil 8.7'deki devreyi kurunuz.  $V_1 = V_2 = 2\sin(2\pi 100t)$  ve  $V_2 = 0$  iken  $V_o(t)$  çiziniz. Gerilim transfer karakteristiğini çiziniz.  $A_c$ 'yi bulunuz.

**8.4.4** Aşağıdaki tabloyu doldurunuz.

$A_d$	
$A_c$	
CMRR	

## 8.5 SONUÇ

**8.5.1** Ön çalışma sonuçları ile deney sonuçlarını karşılaştırınız. Farklar varsa nedenini açıklayınız.

**8.5.2** Bu deneyde ne öğrendiniz açıklayınız.

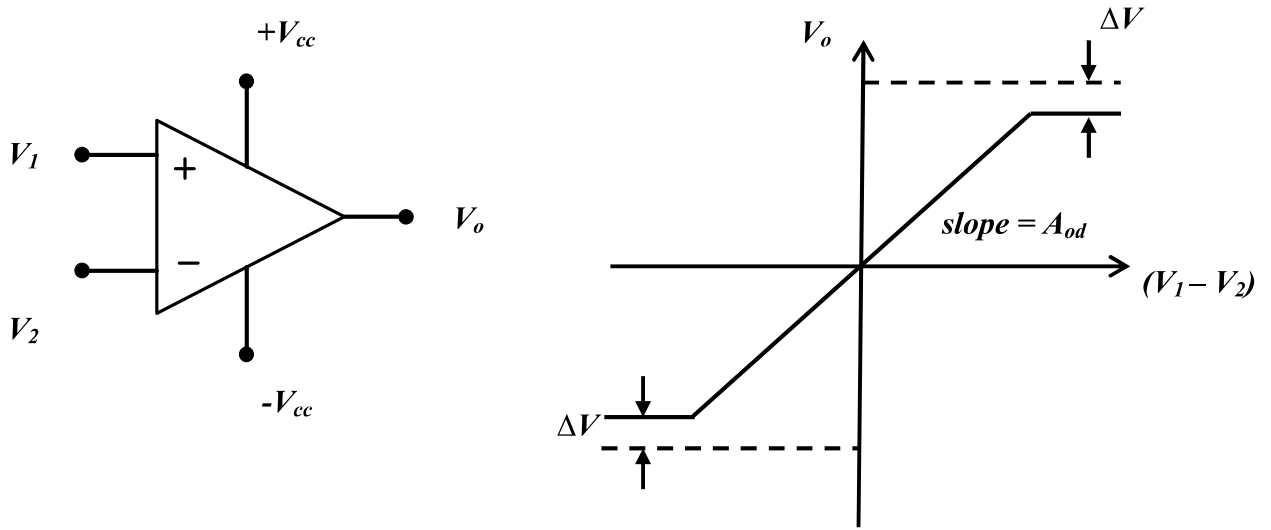
## DENEY 9 – DOĞRUSAL İŞLEMSEL YÜKSELTEÇLER

### 9.1. DENEYİN AMACI

Bu deneyde, evirici yükselteç, evirici olmayan yükselteç ve toplayıcı yükselteç gibi doğrusal işlemsel yükselteç devreleri üzerinde çalışmalar gerçekleştirilecektir.

### 9.2. TEORİK BİLGİ

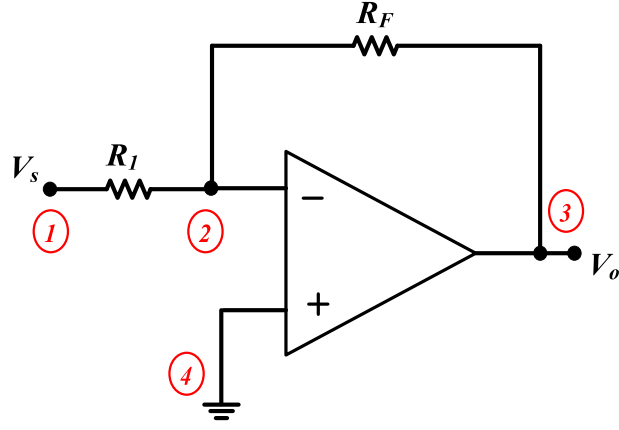
İşlemsel Yükselteçler (op-amp) çok yüksek giriş empedansına ve çok düşük çıkış empedansına sahip, oldukça yüksek kazançlı amplifikatörlerdir. Bir op-amp yükseltme, toplama, çıkarma, türev ve integral alma işlemleri gibi pek çok sayıda farklı amaç için kullanılabilir. Aşağıdaki şekilde gerilim beslemeleriyle birlikte bir işlemsel yükselteç sembolü ve basitleştirilmiş gerilim transfer karakteristik grafiği gösterilmektedir.



Şekil 9.1. İşlemsel Yükselteç Sembolü ve Basitleştirilmiş Gerilim Transfer Karakteristiği

#### 9.2.1. Evirici İşlemsel Yükselteç

En yaygın biçimde kullanılan op-amp devrelerinden biri ise, Şekil 9.2.' de gösterilen evirici işlemsel yükselteçtir. Bu devrede, negatif geri besleme özelliği kullanılmaktadır. Geri besleme direnci  $R_F$ , op-amp devresinin çıkışından evirici giriş terminaline bağlanmıştır ve evirici olmayan giriş ise topraklanmıştır.



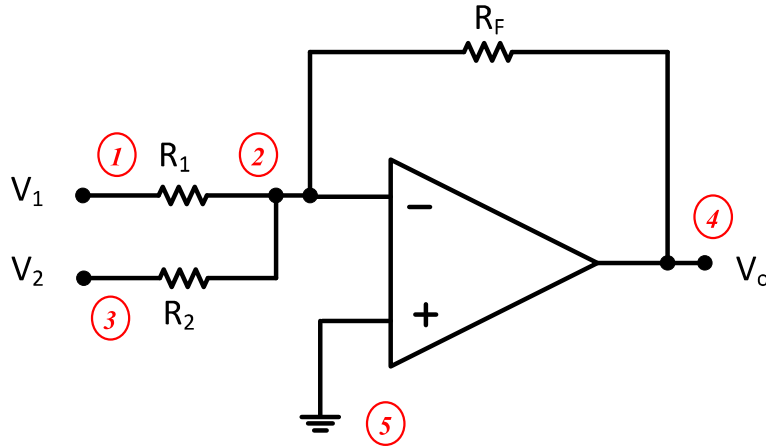
Şekil 9.2. Evirici Yükselteç

Nodal analiz kullanılarak, evirici işlemsel yükselteçin gerilim kazancı hesaplanabilir:

$$A_v = \frac{V_o}{V_s} = -\frac{R_F}{R_1}$$

### 9.2.2. Toplayıcı İşlemsel Yükselteç

Toplayıcı İşlemsel Yükselteç iki veya daha fazla analog sinyalin toplanılmasında kullanılmaktadır. Şekil 9.3.'te bu op-amp devresine ait şema gösterilmektedir.



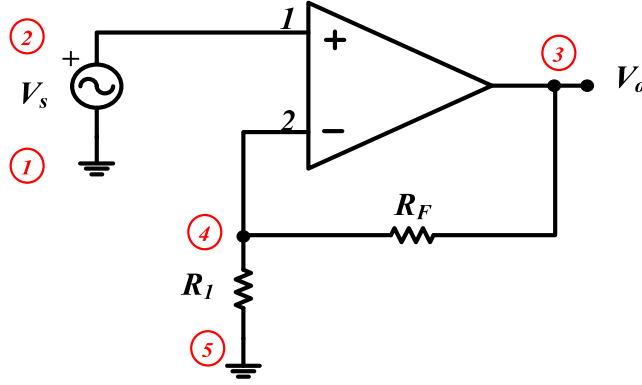
Şekil 9.3. Toplayıcı Yükselteç Devresi

Bir öncekine benzer biçimde nodal analiz kullanılarak, toplayıcının çıkış gerilimi hesaplanabilir:

$$V_o = -\left(\frac{R_F}{R_1}V_1 + \frac{R_F}{R_2}V_2\right)$$

### 9.2.3. Evirici Olmayan İşlemsel Yükselteç

En bilindik op-amp uygulamalarından biri de Şekil 9.4.' te belirtilen Evirici Olmayan İşlemsel Yükselteç olarak adlandırılmaktadır.



Şekil 9.4. Evirici Olmayan Yükselteç Devresi

Nodal analiz kullanılarak, evirici işlemsel yükselteç'in gerilim kazancı elde edilebilir:

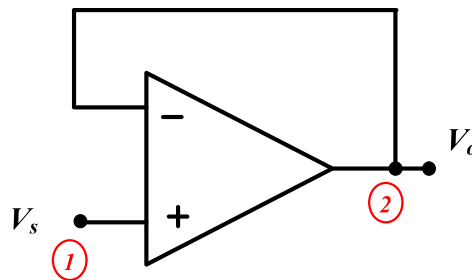
$$A_v = \frac{V_o}{V_s} = 1 + \frac{R_F}{R_I}$$

### 9.2.4. Gerilim İzleyici

Şekil 9.5.'te gösterilen Gerilim İzleyici devresi yaklaşık sonsuz büyüklükteki giriş direnci ve yaklaşık sıfır değerindeki çıkış direnciyle, kaynak-yük izolasyonunu transistör tampon devrelerinden (emetör ve FET izleyiciler) çok daha iyi bir biçimde yapmaktadır.

Bu yükselteçin gerilim kazancı şu şekilde hesaplanmaktadır:

$$A_v = \frac{V_o}{V_s} \cong 1$$



Şekil 9.5. Gerilim İzleyici



### 9.3. ÖN ÇALIŞMA

$V^+ = 12V$ ,  $V^- = -12V$ ,  $R_1 = 1.2K\Omega$ ,  $R_2 = 47K\Omega$  ve  $R_F = 22K\Omega$

9.3.1. Şekil 9.2.'de gösterilen devrenin Pspice analizini gerçekleştiriniz.

- ✓ Gerilim Transfer Karakteristik grafiğini elde ediniz,
- ✓  $V_s(t) = 0.5\sin(2\pi 100t)$  olarak,  $V_o(t)$  ve  $V_s(t)$  çiziniz,
- ✓  $A_v$ ,  $R_i$  ve  $R_o$  değerlerini hesaplayınız.

NETLIST

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

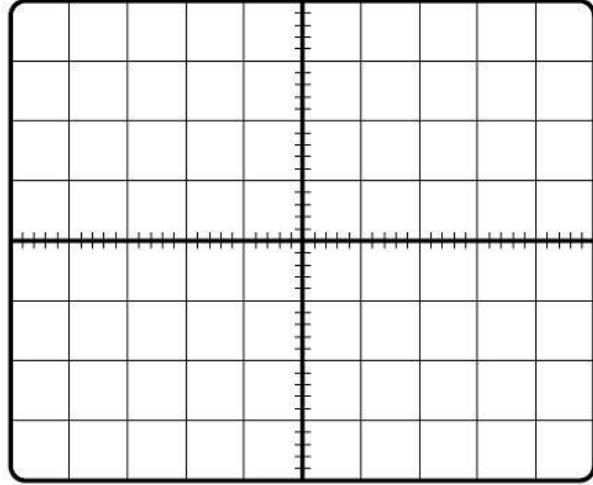
---

---

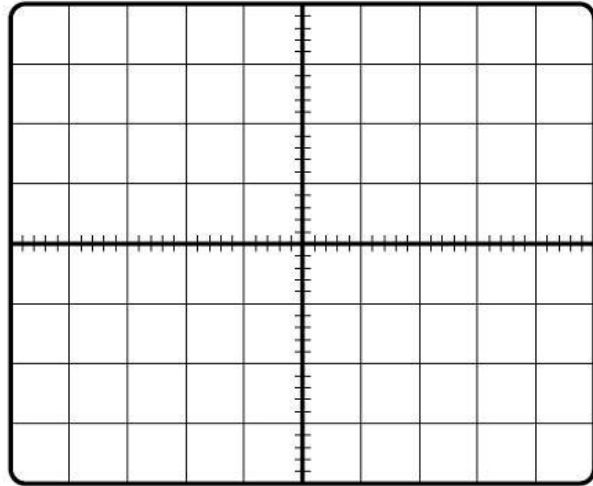
---

---

---



(Y) Volts/div= (X) Volts/div= Time/div=



(Y) Volts/div= (X) Volts/div= Time/div=

9.3.2. Şekil 9.4.'te gösterilen devrenin Pspice analizini gerçekleştiriniz.

- ✓ Gerilim Transfer Karakteristik grafiğini elde ediniz,
- ✓  $V_s(t) = 0.5\sin(2\pi 100t)$  alarak,  $V_o(t)$  ve  $V_s(t)$  çiziniz.

NETLIST

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

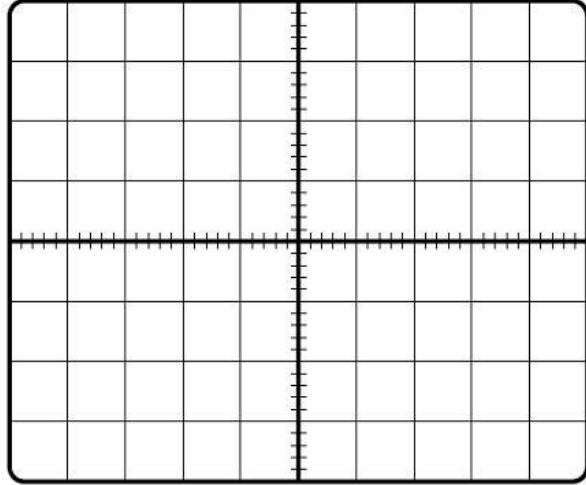
---

---

---

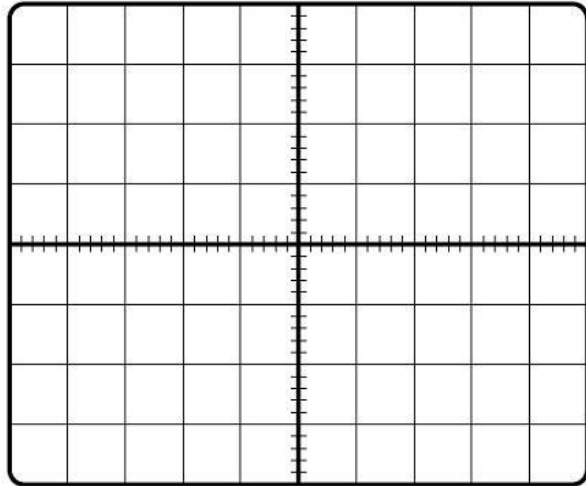
---

---



(Y) Volts/div= (X) Volts/div= Time/div=

---



(Y) Volts/div= (X) Volts/div= Time/div=

---

## 9.4. İŞLEM BASAMAKLARI

### 9.4.1. Deneyde Kullanılacak Malzemeler:

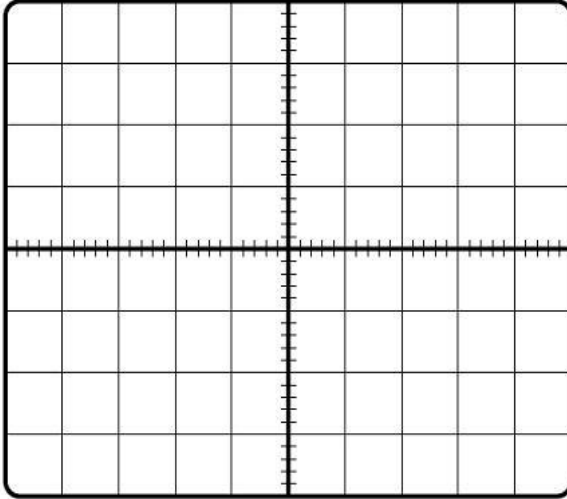
**Direnç** : 1.2kΩ, 22kΩ, 47kΩ  
**IC** : LM324

#### Standart Laboratuvar Ekipmanları:

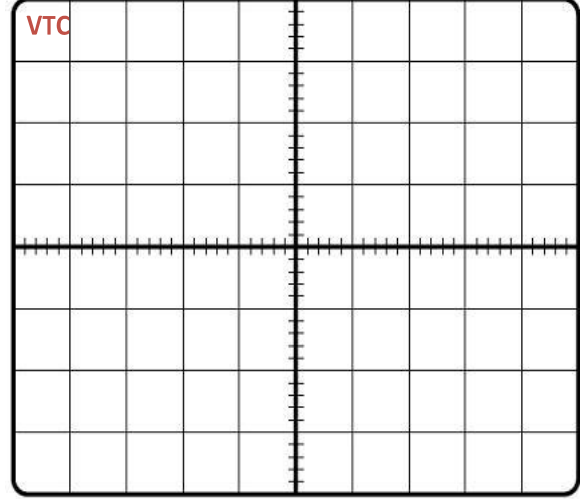
Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard.

$V^+ = 12V$ ,  $V^- = -12V$ ,  $R_1 = 1.2K\Omega$ ,  $R_2 = 47K\Omega$  ve  $R_F = 22K\Omega$

9.4.1. Şekil 9.2.'de belirtilen devreyi,  $V_s = 0.5\sin(2\pi 100t)$  uygulayarak, kurunuz.  $V_o(t)$  ve  $V_s(t)$ 'yi çiziniz. Gerilim Transfer Karakteristiğini çiziniz ve  $A_v$  değerini bulunuz.

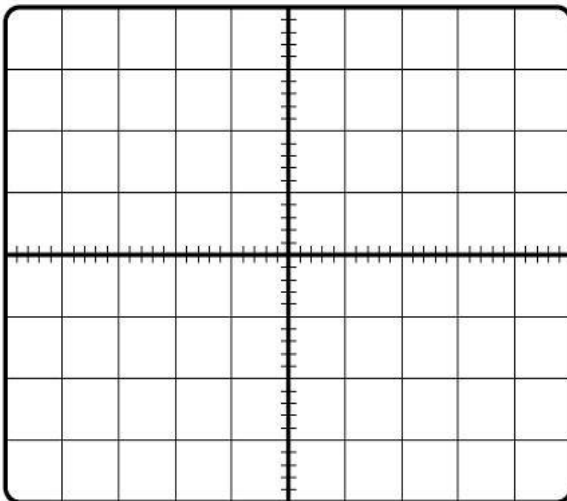


(Y) Volts/div= (X) Volts/div= Time/div=

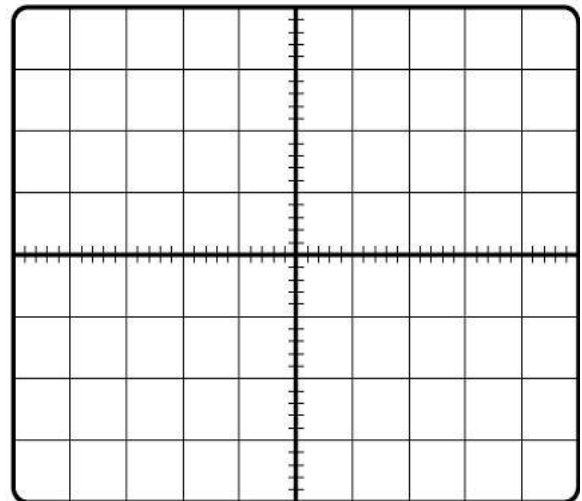


(Y) Volts/div= (X) Volts/div= Time/div=

9.4.2. Şekil 9.3.'te belirtilen devreyi,  $V_s = 0.5\sin(2\pi 100t)$  uygulayarak, kurunuz.  $V_o(t)$  ve  $V_s(t)$ 'yi çiziniz. Gerilim Transfer Karakteristiğini çiziniz ve  $A_v$  değerini bulunuz.

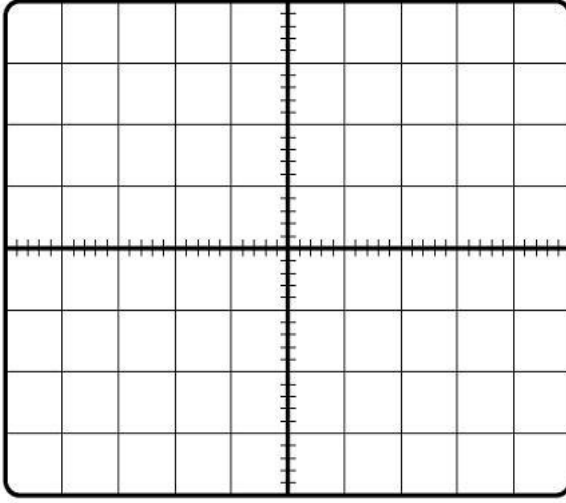


(Y) Volts/div= (X) Volts/div= Time/div=

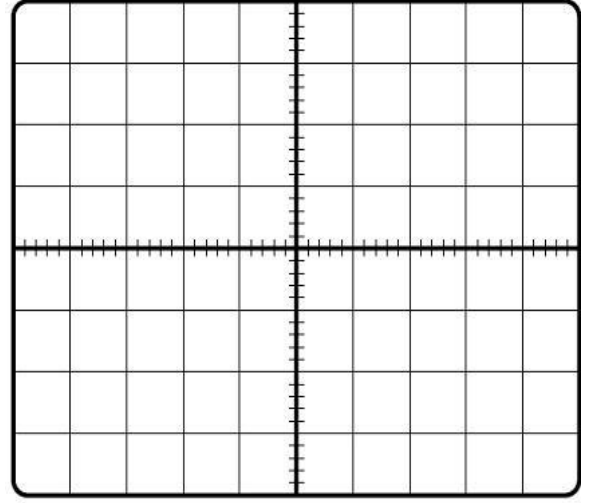


(Y) Volts/div= (X) Volts/div= Time/div=

**9.4.3.** Şekil 9.4.'te belirtilen devreyi,  $V_s = 0.5\sin(2\pi 100t)$  uygulayarak, kurunuz.  $V_o(t)$  ve  $V_s(t)$ 'yi çiziniz. Gerilim Transfer Karakteristiğini çiziniz ve  $A_v$  değerini bulunuz.



(Y) Volts/div= (X) Volts/div= Time/div=



(Y) Volts/div= (X) Volts/div= Time/div=

## 9.5. SONUÇ

**9.5.1.** Teorik ön çalışmanızı deney sonuçları ile kıyaslayınız. Arada nasıl farklar gözlemlediniz, belirtiniz.

**9.5.2.** Bu deneyden öğrendiklerinizi yazınız.

## DENEY 11 – DOĞRUSAL OLMAYAN İŞLEMSEL YÜKSELTEÇ DEVRELERİ

### 11.1. DENEYİN AMACI

Bu deneyde, integral alıcı, hassas doğrultmaç, filtre devreleri ve osilatör gibi lineer olmayan op-amp devreleri üzerinde çalışmalar gerçekleştirilecektir.

### 11.2. TEORİK BİLGİ

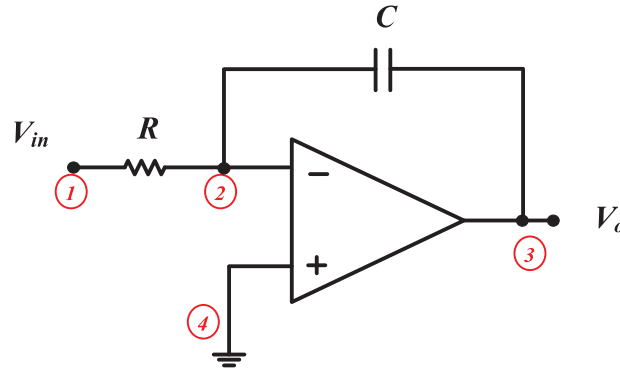
Lineer olmayan devre uygulamaları integral alıcı, türev alıcı, hassas yükselteç ve logaritmik yükselteçlerin kullanılmasıyla gerçekleştirilmektedir.

#### 11.2.1. İntegral Alıcı:

Şekil 11.1.'de bir yükselteç içeren elektronik integral alıcı devresi resmedilmiştir. Devrenin çıkış değeri:

$$V_o = V_c(0^-) - \frac{1}{RC} \int_0^t V_{in} dt$$

olarak ifade edilmektedir.



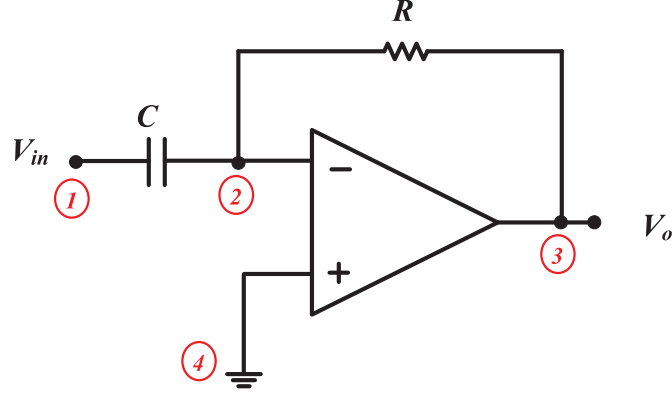
Şekil 11.1. İntegral Alıcı

#### 11.2.2. Türev Alıcı:

Bir türev alıcı giriş sinyalinin değişim hızına doğru orantılı bir çıkış sinyali üreten devredir. Eğer giriş sinyalinin genliği zamanla değişmiyorsa, devre bir çıkış üretmez. Çıkış sinyali şu şekilde formüle edilebilir:

$$V_o = -RC \frac{dV_{in}}{dt}$$

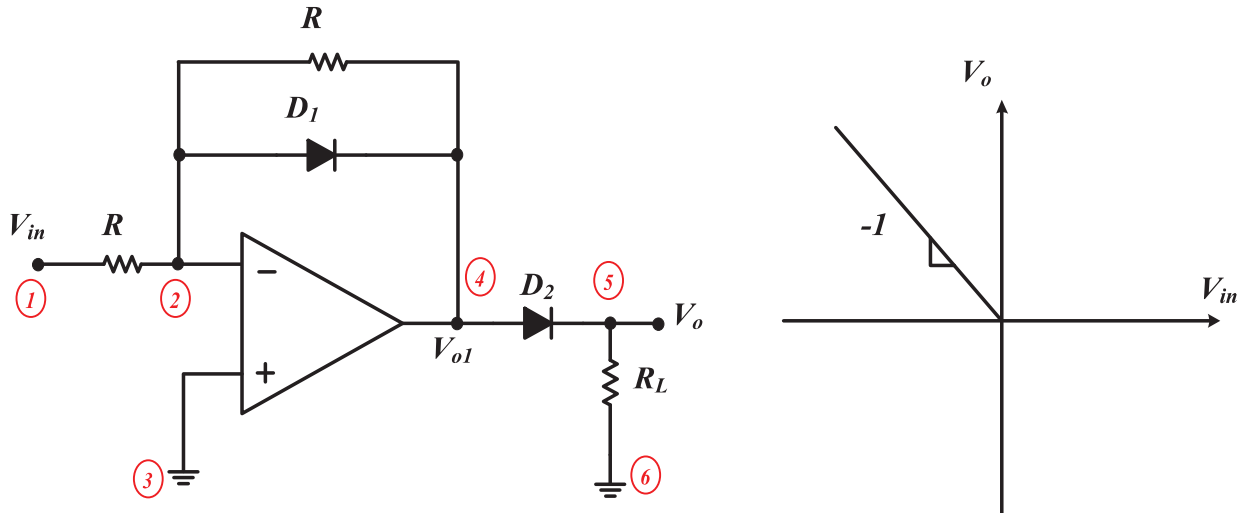
Basit yapıda bir türev alıcı devresi şekil 11.2.'de gösterilmektedir.



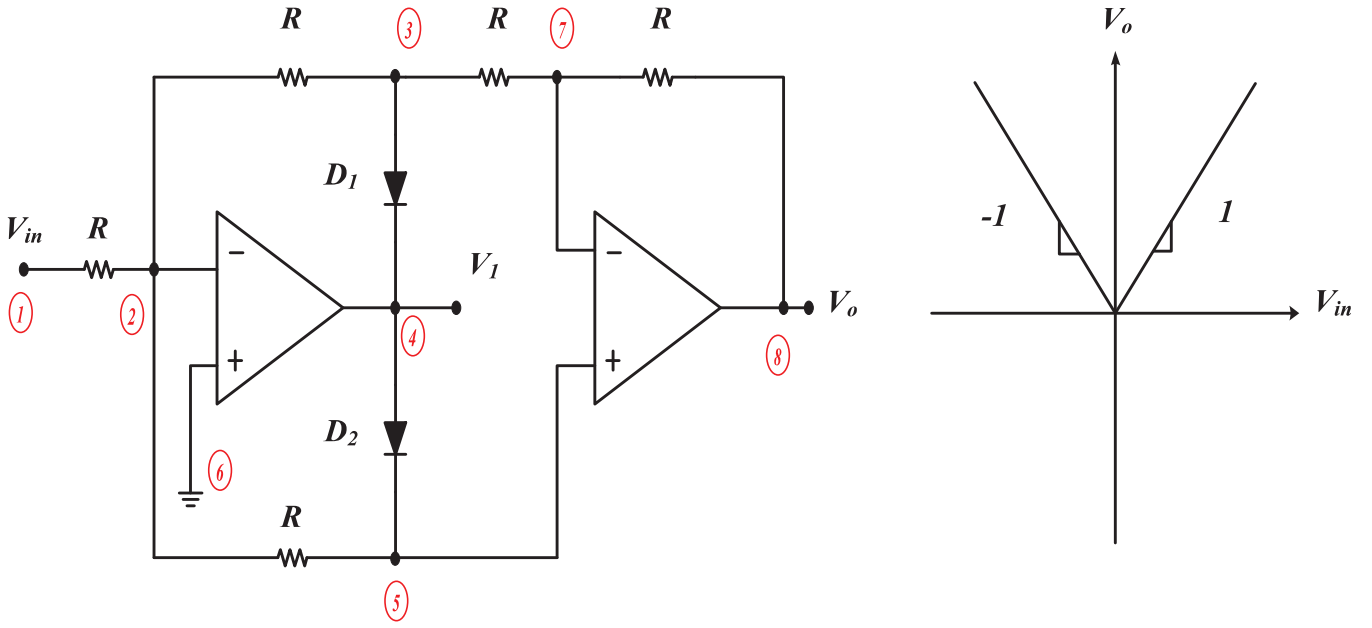
Şekil 11.2. Türev Alıcı

### 11.2.3. Hassas doğrultmaçlar:

Aynı zamanda süper diyot olarak da bilinen hassas doğrultmaçlar, ideal bir diyot ve doğrultmaç devresi karakteristiği gösteren bir devre elde etmek için yükselteçlerin kullanıldığı bir ayarlamadır. Yüksek keskinlik gerektiren sinyal işleme uygulamalarında kullanışlıdır. Şekil 11.3'te bir yarım dalga hassas doğrultmaç devresi ve bunun gerilim transfer karakteristikleri gösterilmektedir.



Şekil 11.3. Yarım Dalga Hassas Doğrultmaç ve Gerilim Transfer Grafiği



Şekil 11.4. Tam Dalga Doğrultmaç ve Gerilim Transfer Grafiği

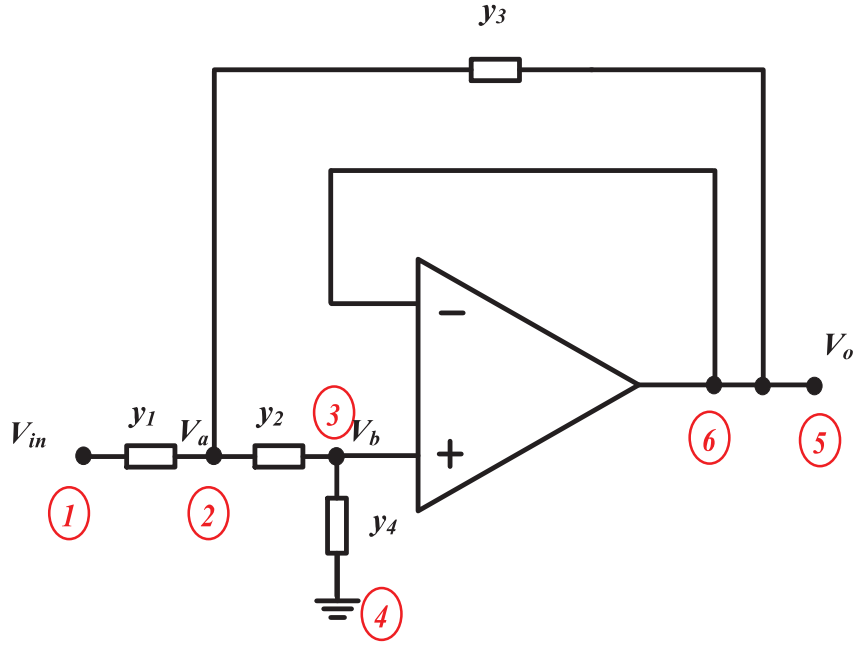
Şekil 11.4.'te bir tam dalga hassas doğrultmaç devresi ve bunun gerilim transfer karakteristikleri gösterilmektedir. Çıkış değeri aşağıdaki formüllerle ifade edilebilir.

$$V_o = \begin{cases} V_{in} & V_{in} > 0 \\ -V_{in} & V_{in} < 0 \end{cases}$$

#### 11.2.4. Aktif Filtreler:

Filtreler yalnızca istenen bir banta ait frekansları geçiren bunun dışında kalan frekansları tamamen elemek üzere tasarlanmış bir devrelerdir. Üç çeşit temel filtre vardır, bunlar: alçak geçiren, yüksek geçiren ve bant geçiren filtrelerdir.

Alçak geçiren filtre (sıfır frekans) DC ile kesim (cutoff) frekansı  $f_c$  arasında kalan bütün frekansları geçiren filtredir. Kesim frekansından yüksekte kalan bütün frekanslarda, çıkış çok büyük oranda seyreltilir. Yüksek geçiren filtre kesim frekansı üzerinde kalan bütün frekansları geçirirken bu değerinin altında kalan bütün frekansları eler. Bant geçiren filtreler, düşük bir kesim frekansı ile yüksek bir kesim frekansı arasında kalan bütün frekansları geçirirken bu aralığın dışında kalanları tamamen eler.



Şekil 11.5. Filtre Uygulaması

$$\frac{V_o}{V_{in}} = \frac{y_1 y_2}{y_1 y_2 + y_1 y_4 + y_2 y_4 + y_3 y_4} = T(s)$$

Alçak geçiren filtre için:

$$y_1 = G_1, y_2 = G_2, y_3 = sC_3, y_4 = sC_4$$

$$T(s) = \frac{G_1 G_2}{G_1 G_2 + sG_1 C_4 + sG_2 C_4 + s^2 C_3 C_4}$$

$$= \frac{\frac{G_1 G_2}{C_3 C_4}}{s^2 + \frac{C_4(G_1 + G_2)}{C_3 C_4} s + \frac{G_1 G_2}{C_3 C_4}} = \frac{w_o^2}{s^2 + \left(\frac{w_o}{Q}\right) s + w_o^2}$$

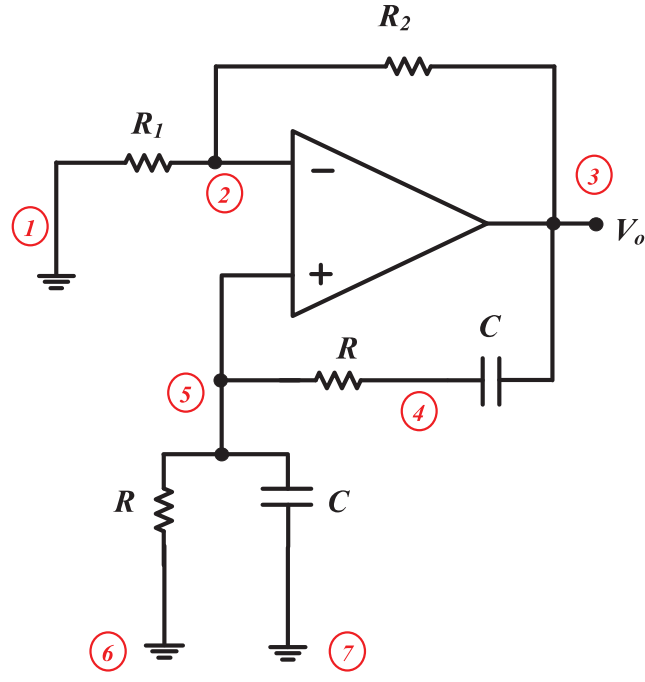
$$w_o = \frac{1}{\sqrt{R_1 R_2 C_3 C_4}} \text{ ve } Q = \frac{\sqrt{C_3} \sqrt{R_1 R_2}}{\sqrt{C_4 R_1 + R_2}}$$

$$R_1 = R_2 = 10k\Omega, \quad C_3 = C_4 = 100pF$$

### 11.2.5. Osilatörler:

Osilatörler, herhangi bir giriş sinyaline gerek duymadan çıkış üretebilen devrelerdir. Şekil 11.6.'da bir Wien-Bridge Osilatörü gösterilmektedir. Salınım frekansı ve salınım koşulu sırasıyla  $W_o = 1/RC$  ve  $R_2/R_1 > 2$  'dir.





Şekil 11.6. Osilatör Devresi

### 11.3. ÖN ÇALIŞMA

$$V^+ = 12V, V^- = -12V$$

11.3.1. Şekil 11.1.'de gösterilen devrenin Pspice analizini gerçekleştirerek  $V_o(t)$  ve  $V_{in}(t)$ 'yi çizdiriniz. Giriş Voltajı ( $V_{in}$ )  $+5V$ , 50 Hz kare dalga olarak alınız.  $C = 100nF$ ,  $R = 47K\Omega$ .

NETLIST

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

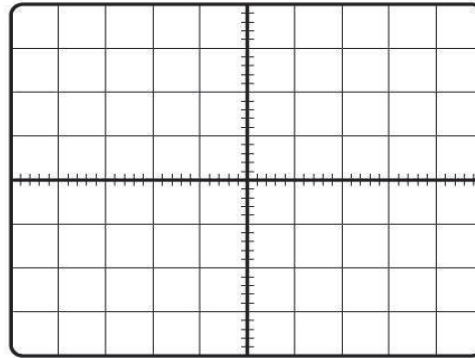
---

---

---

---

---



(Y) Volts/div= (X) Volts/div= Time/div=

11.3.2. Şekil 11.4.'te gösterilen devrenin Pspice analizini gerçekleştirerek  $V_o(t)$  ve  $V_{in}(t)$ 'yi çizdiriniz. Giriş Voltajı ( $V_{in}$ )  $1\sin(2\pi 100t)$  olarak alınız.  $R = 10K\Omega$ .

NETLIST

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

---

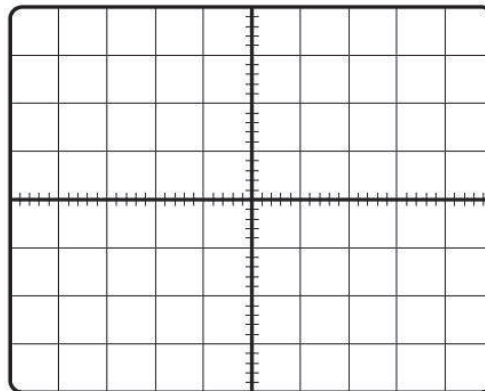
---

---

---

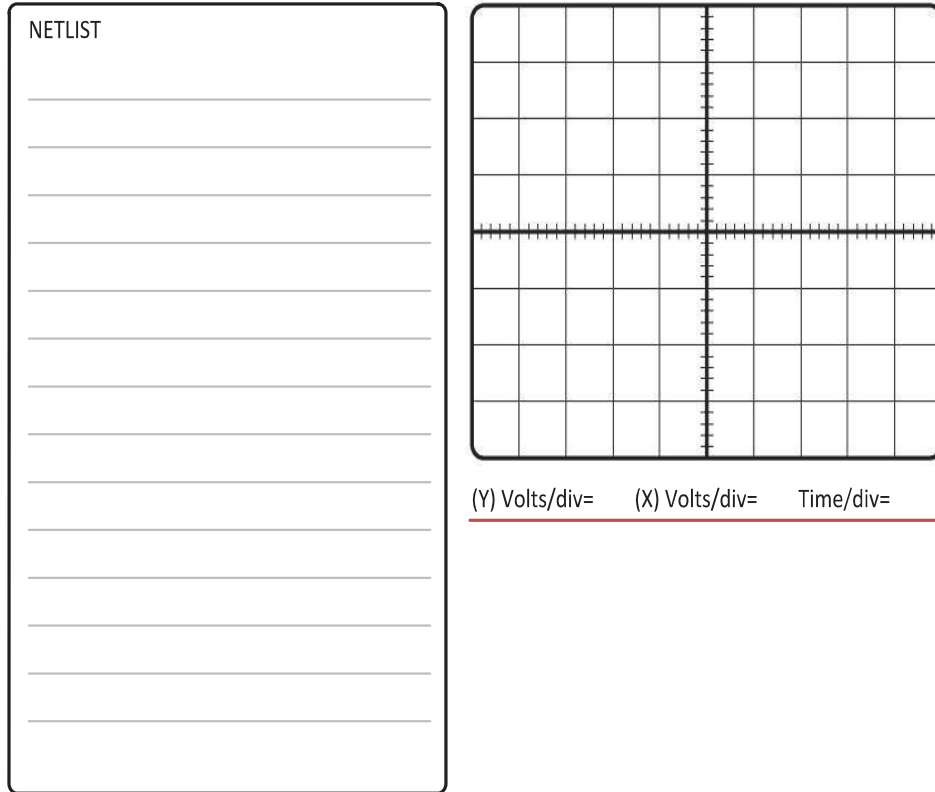
---

---



(Y) Volts/div= (X) Volts/div= Time/div=

**11.3.3.** Şekil 11.5.'te gösterilen devrenin Pspice analizini gerçekleştirip, Gerilim Transfer Karakteristik Grafiğini Çizdiriniz. Giriş sinyali birim genlikte bir sinüs dalgası alınacak ve frekans değeri 1'den 30 Khz'e kadar değişecektir. ( $C_3 = C_4 = 100\text{nF}$ ,  $R_1 = R_2 = 10\text{K}$ )



## 11.4. İŞLEM BASAMAKLARI

### 11.4.1. Deneyde Kullanılacak Malzemeler:

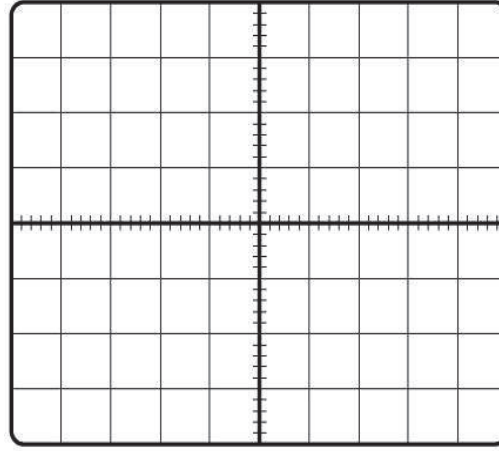
**Direnç** : 2 X 1.2 k $\Omega$ , 10k $\Omega$ , 47k $\Omega$   
**Kapasitör** : 2x100nF  
**IC** : LM324

#### Standart Laboratuvar Ekipmanları:

Osiloskop, DC Güç Kaynağı, Sinyal Jeneratörü, Dijital Multimetre, Protoboard.

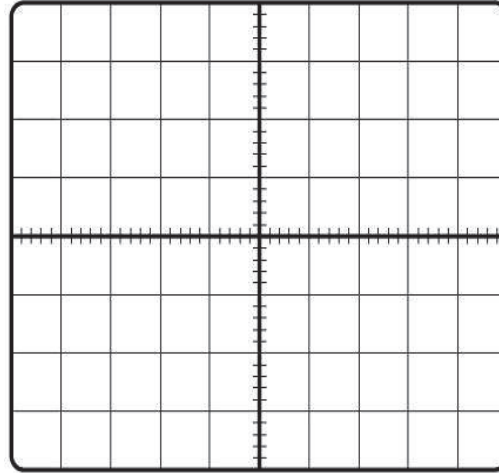
$$V^+ = 12\text{V}, V^- = -12\text{V}$$

**11.4.2.** Şekil 11.1.'deki devreyi kurarak,  $V_o(t)$  ve  $V_{in}(t)$  'yi çiziniz.  $V_{in}(t)$   $+5V$ , 50 Hz kare dalga alınız. ( $C = 100nF$ ,  $R = 47K\Omega$ )



(Y) Volts/div= (X) Volts/div= Time/div=

**11.4.3.**  $V_{in} = 1\sin(2\pi 100t)$  olarak şekil 11.4.'teki devreyi kurunuz ve  $V_o(t)$ 'in  $V_{in}(t)$  'ye karşı grafiğini çiziniz. ( $R = 10K\Omega$ )

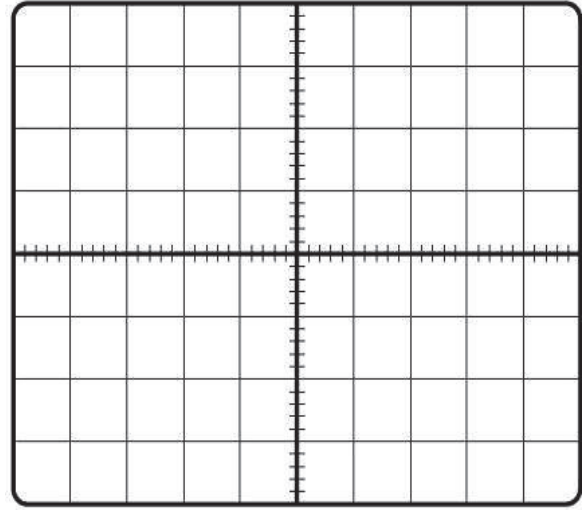


(Y) Volts/div= (X) Volts/div= Time/div=

**11.4.4.**  $V_s = 1\sin(\omega t)$  olarak şekil 11.5'teki devreyi kurunuz. ( $C_3 = C_4 = 100nF$ ,  $R_1 = R_2 = 1.2k\Omega$ )

- Giriş frekans değerini 10Hz ve 1Khz arasında değiştirerek bu değişimin çıkışın genliği üzerindeki etkisini gözlemleyiniz.
- Kesim Frekansını hesaplayınız. Bu değer,  $V_o/V_i = 0.707$  olduğu koşulda elde edilmektedir.
- Belirtilen frekans değerlerindeki filtre kazançlarını bulunuz.

Frekans	Kazanç( $V_o/V_i$ )
10 Hz	
30 Hz	
50 Hz	
70 Hz	
80 Hz	
90 Hz	
100 Hz	
110 Hz	
200 Hz	
400 Hz	
1KHz	



(Y) Volts/div= (X) Volts/div= Time/div=

## 11.5. SONUÇ

11.5.1. Teorik ön çalışmanızı deney sonuçları ile kıyaslayınız. Arada nasıl farklar gözlemlediniz, belirtiniz.

11.5.2. Bu deneyden öğrendiklerinizi yazınız.